



Diplomarbeit

**Aufbau eines ADS-Simulationsmodells
für die externen Hochfrequenzpfade
eines WiMAX Transceiversystems**

cand. Ing. Andreas Homuth





ATMEL Duisburg

- vom 15.08.2000 bis 30.04.2008 war ATMEL in Duisburg vertreten
- 22 Ingenieure und 3 Studenten
- Entwicklung und Evaluierung von HF-Bausteinen, im Bereich von 2 GHz bis 5 GHz
- Schwerpunkt:
 - Wireless LAN (IEEE 802.11)
 - WiMAX (IEEE 802.16)



der WTC (WiMAX Transceiver)

- **WiMAX Transceiver für**
 - 2,3 GHz - 2,7 GHz → AT86RF525B
 - 3,4 GHz - 3,8 GHz → AT86RF535B
- **Hergestellt im von ATMEL entwickelten SiGe BiCMOS Prozess AT46000**
- **Differentielles Design im RX- und TX-Pfad**
- **LNA, PA Driver, RX/TX Mixer und Filter, VCO auf dem Chip integriert, so dass nur wenige externe Bauelemente benötigt werden**
- **Aktuell verfügbar: Version 2 beider Varianten**
- **In der Entwicklung: Version 3 mit Unterstützung beider Frequenzbereiche sowie MIMO-Funktionalität mit je 2x TX und 2x RX**

Motivation der Diplomarbeit

- **Bisherige Vorgehensweise:**
 - **Berechnung der Leiterbahnenbreite sowie des Lagenaufbaus mit Hilfe des Programms „Line Calculator“**
 - **Matching wurde messtechnisch mit Hilfe eines Network Analyzers nach Produktion der Platinen ermittelt**

- **Probleme:**
 - **Einfluss der HF-Leitungen kann nicht im Vorhinein bestimmt werden**
 - **manuelles Matching mit mehr als drei Bauteilen kaum möglich**
 - **Manuelles Umrüsten aller Boards einer Prototypenserie ist zeitaufwändig**
 - **thermische Belastung der PCBs durch häufiges Wechseln der Bauteile**

Ziele der Diplomarbeit

- Berücksichtigung der Einflüsse der Leiterbahnen sowie des Lagenaufbaus auf den Frequenzverlauf
- Einfluss von Bauteilgrößen (0201 in./0402 in.)
- Berücksichtigung von Koppelleffekten zwischen differentiellen HF-Leitungen
- möglichst genaue Berechnung der Leiterbahnen und Matching-Netzwerke im Vorhinein, so dass kein nachträgliches manuelles Umlöten der Bauteile erforderlich ist
- Entwicklung eines PCB-Modells für Chipdesigner

Vorgehensweise

- **Messung von S-Parametern:**
 - WiMAX Transceiver WTC V2
 - Teststrukturen
 - WTC Testboard V2.01
 - Radio System Evaluation Board V2.0
- **Modellierung in ADS**
 - Teststrukturen
 - WTC Testboard V2.01
 - Radio System Evaluation Board V2.01
- **Verifikation der Modelle anhand der gemessenen S-Parameter**
- **Anwendung auf Testboard V3.0 für WiMAX Transceiver WTC V3**
- **Implementierung des Optimizers zur automatisierten Bestimmung der Matching-Komponenten**

Messaufbau

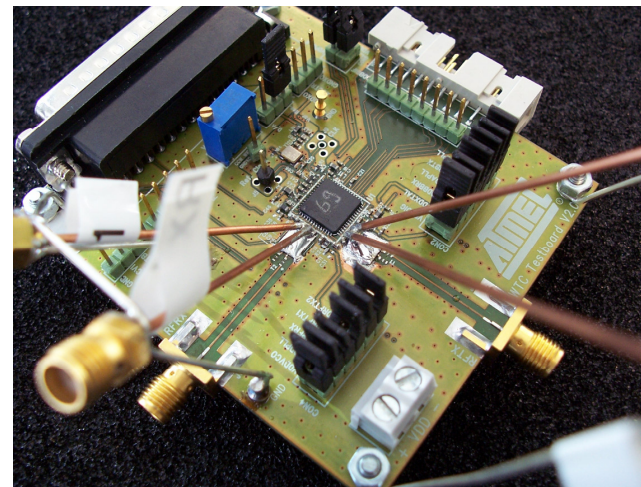
■ Network Analyzer

- 2-Port NWA
- 30 kHz - 6 GHz
- hier: 2 GHz - 4 GHz
- Kalibrierung mit Port-Extension



■ Modifizierte Boards

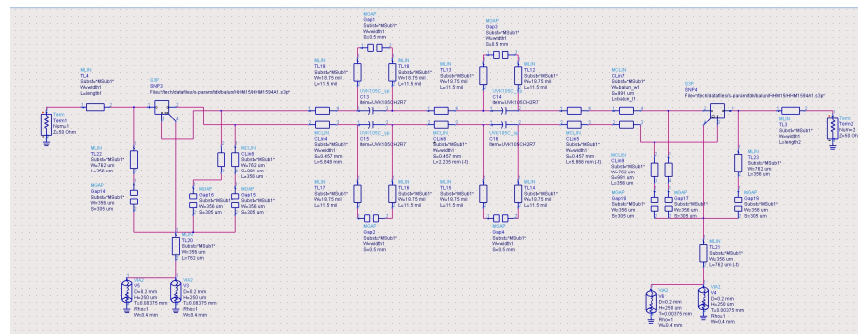
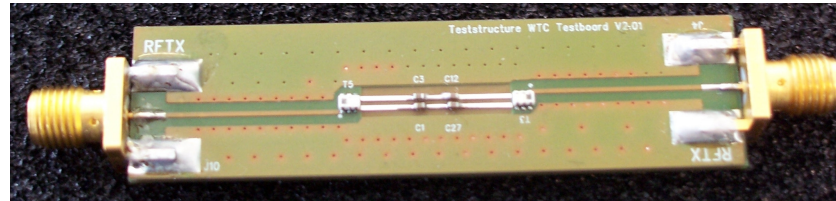
- Verwendung von Semi-Rigid Kabeln, da sehr gute HF-Eigenschaften
- Messung direkt am Chip (Port Extension)
- Kurze Entfernung zur Massefläche



Schematic-Simulation in ADS

Schematic View

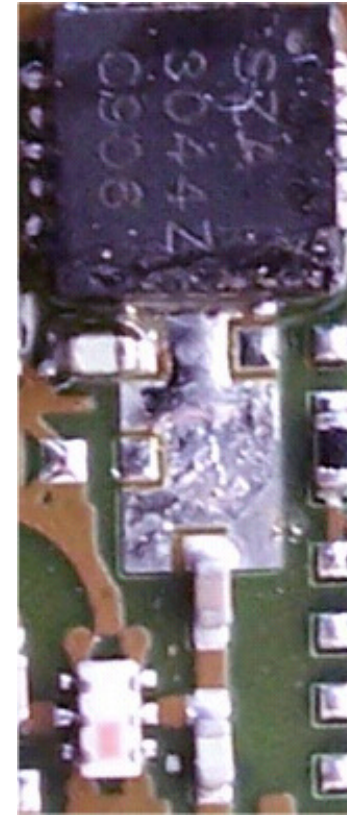
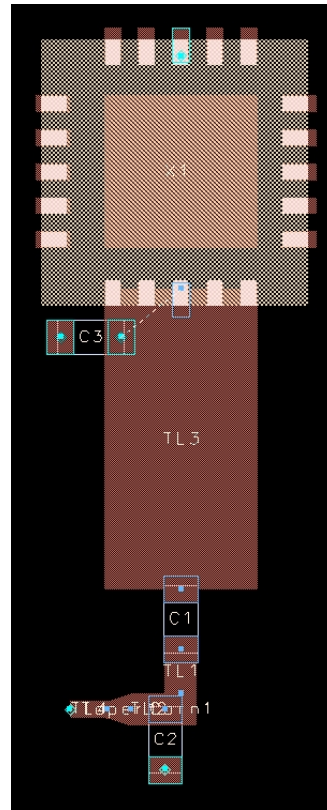
- Annäherung an reale Transmission Lines durch stückweise Aneinanderreihung einzelner Elemente
- einfache Einbindung realer Komponenten mittels Vendor-Libraries
- schnelle Simulation
- Optimizer verfügbar
- geringere Genauigkeit
- viele einzelne Elemente bei komplizierten Strukturen



EM-Simulation (Momentum)

■ Momentum

- exakte Nachbildung der realen Leiterbahnstrukturen
- realer Lagenaufbau
- vollständige EM-Simulation
 - inkl. Randeffekten
 - inkl. Kopplungseffekten
- lange Simulationsdauer
- keine Optimizerfunktion
- Vendor-Libraries nicht immer verfügbar



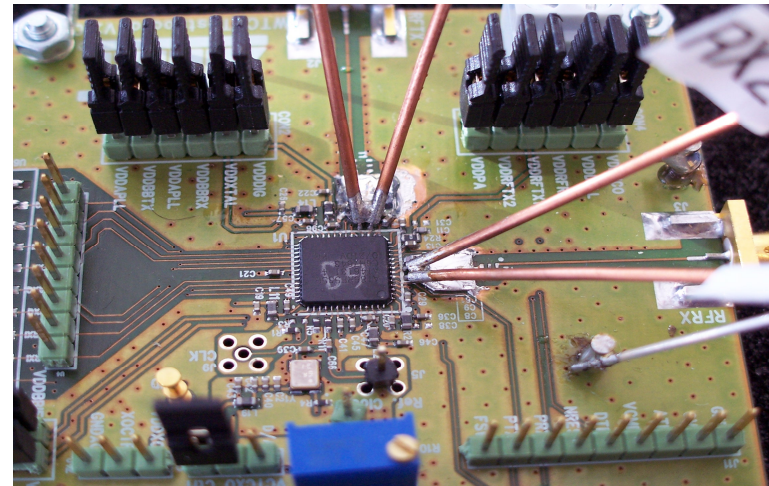
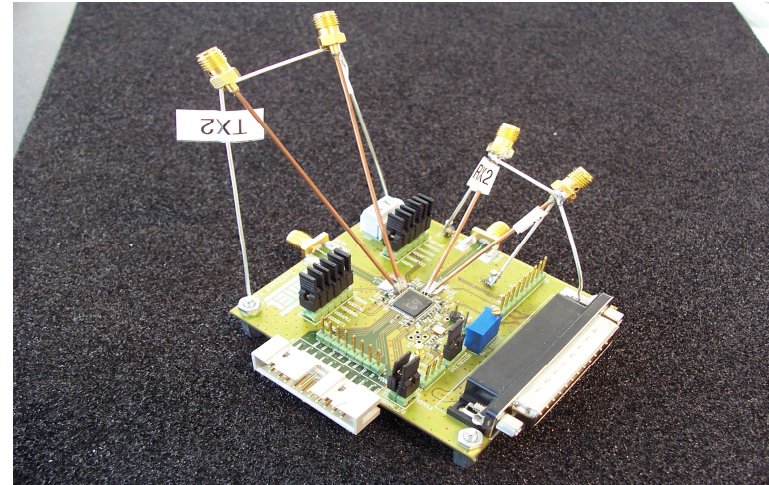
Lösungsansatz

Kombination von Layout und Schematic

- Nachbildung der Leiterbahnen im Layout mit einmaliger EM-Simulation
- Nutzung der Ergebnisse als „Layout Lookalike“-Item in Schematic View
- Einfügen realer Bauelemente im Schematic
- Einmalige EM-Simulation
- Automatische Optimierung

Messungen am WiMAX Transceiver V2

■ Modifizierte Testboards

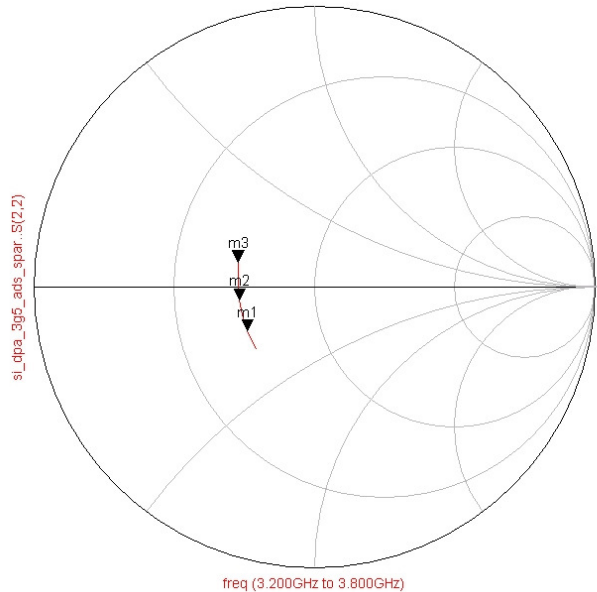




Vergleich Simulation und Messung

TX-Pfad:

Simulation

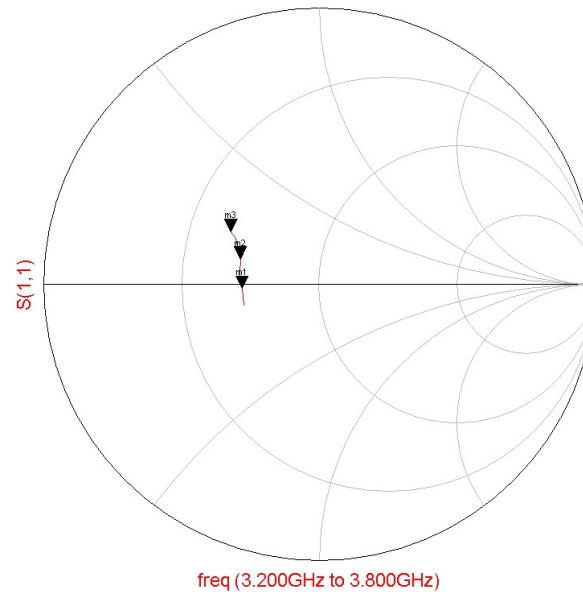


m3
freq=3.800GHz
si_dpa_3g5_ads_spar..S(2,2)=0.285 / 161.842
impedance = 28.32 + j5.47

m2
freq=3.500GHz
si_dpa_3g5_ads_spar..S(2,2)=0.270 / -169.979
impedance = 28.88 - j2.93

m1
freq=3.300GHz
si_dpa_3g5_ads_spar..S(2,2)=0.285 / -146.477
impedance = 29.51 - j10.12

Messung



m3
freq=3800000000.00Hz
S(1,1)=0.37 / 149.15
impedance = 24.21 + j10.74

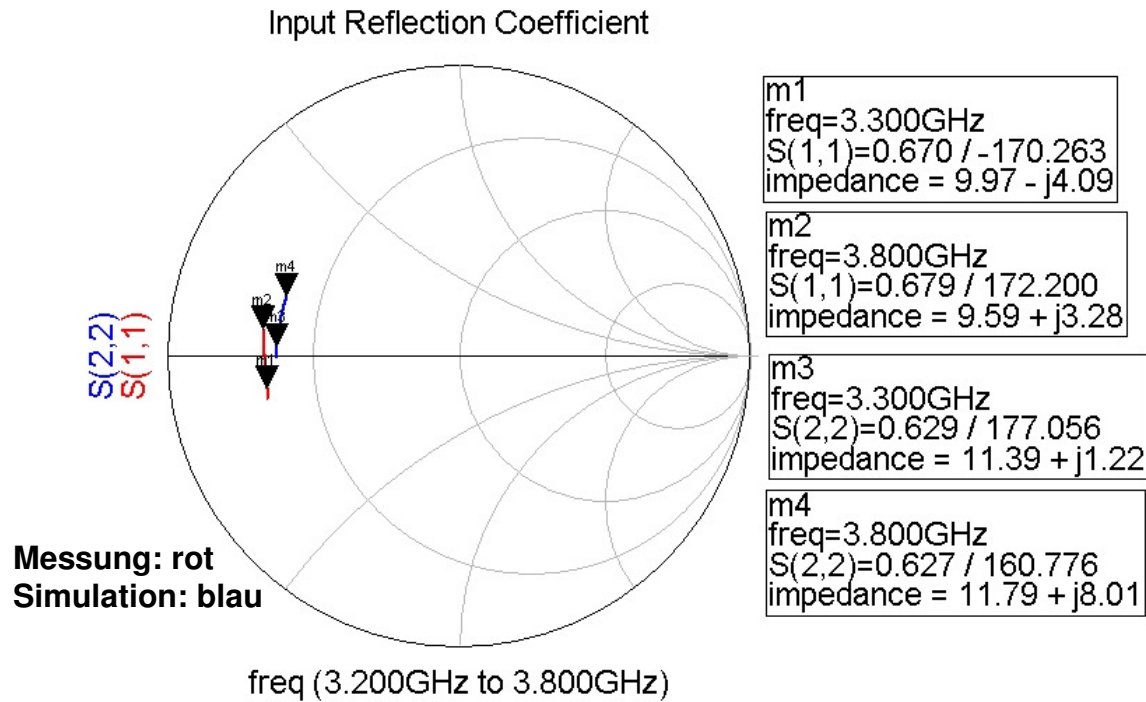
m2
freq=3500000000.00Hz
S(1,1)=0.30 / 162.43
impedance = 27.38 + j5.45

m1
freq=3300000000.00Hz
S(1,1)=0.28 / -177.05
impedance = 28.08 - j0.88



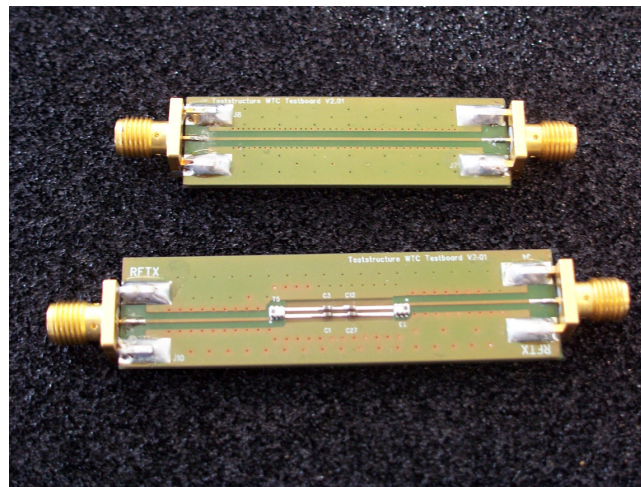
Vergleich Simulation und Messung

RX-Pfad:



Teststrukturen

- 1. Teststruktur (oben)
 - einzelne gerade Leiterbahn, keine Störeinflüsse durch Lötstellen
 - keine Koppeffekte zwischen Leitungen
 - einfaches Modell
- 2. Teststruktur mit Bauteilen (unten)
 - einfache Struktur mit gerader Leiterbahn
 - wenige passive Bauteile
 - kurze differentielle Leitung mit Koppeffekt
 - identische Struktur wie WTC Testboard



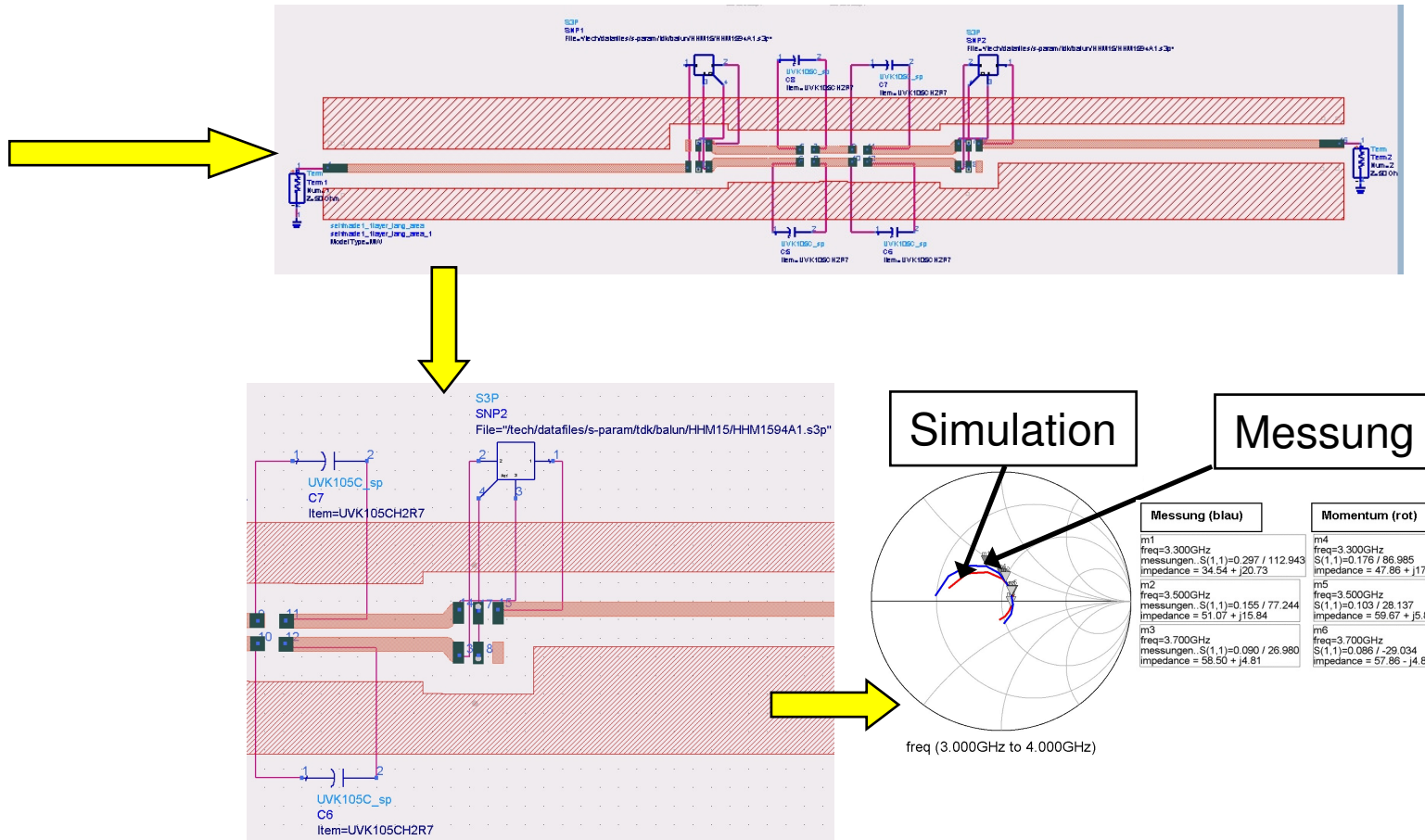
Vorgehensweise

■ Modellierung in ADS

The diagram illustrates the modeling process in ADS. It begins with a photograph of a physical PCB labeled "Teststructure WTC Testboard V2.01". A yellow arrow points down to a 2D schematic representation of the board. Another yellow arrow points from the schematic to a "Create/Modify Substrate:3" dialog box. A third yellow arrow points from the dialog box to the right. The dialog box shows "Substrate Layers" and "Layout Layers" tabs. Under "Layout Layers", "cond" is selected with a "Thick (Expansion Up)" model and a thickness of 80 um. The "Info" section states: "Layout layer mapped as STRIP - Model: upwards expanded thick conductor - Material: conductor (frequency dependent loss)".

Vorgehensweise

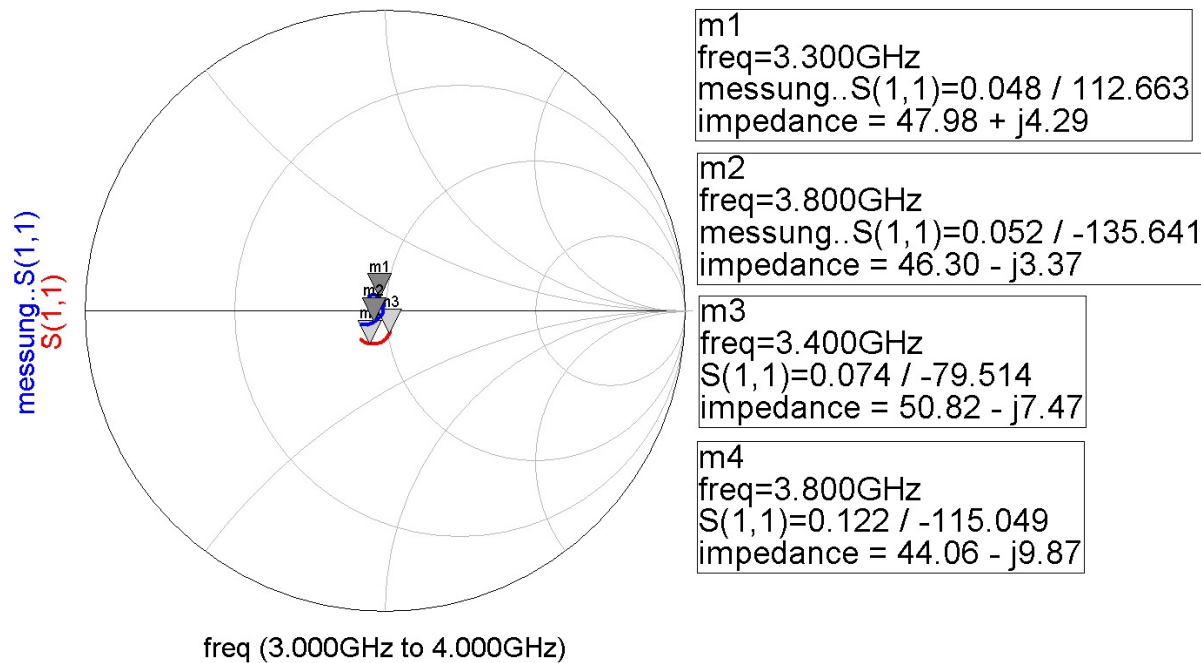
„Layout Lookalike“





Vergleich Simulation und Messung

1. Teststruktur

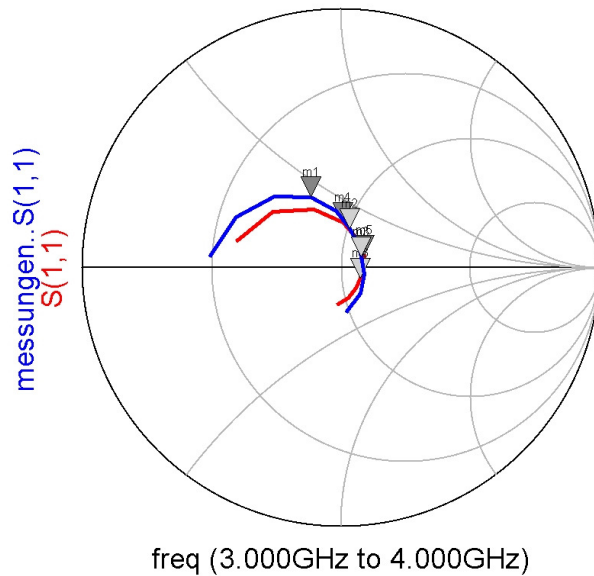


Messung: blau
Simulation: rot



Vergleich Simulation und Messung

2. Teststruktur



Messung: blau
Simulation: rot

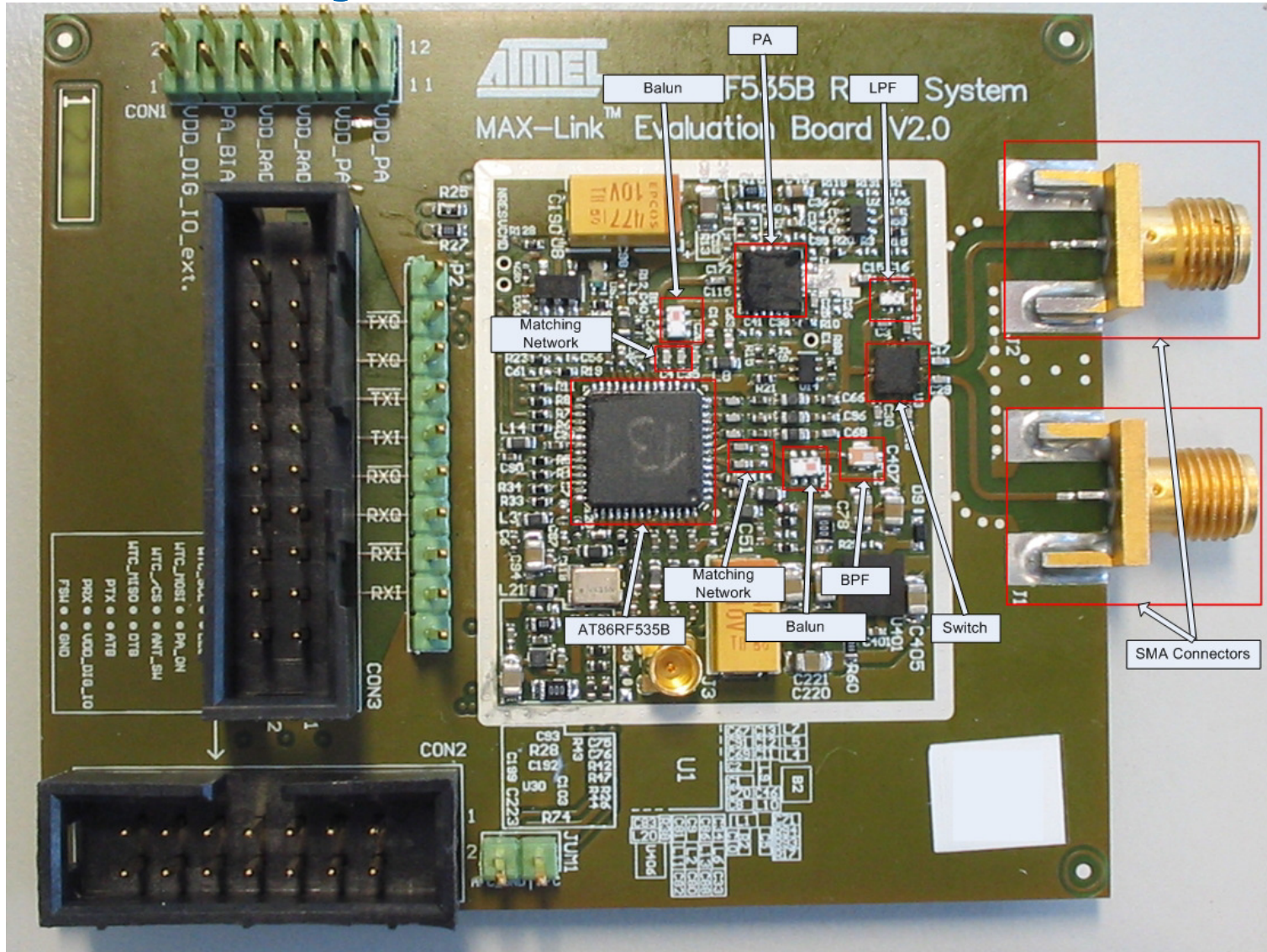
Messung

m1 freq=3.300GHz messungen..S(1,1)=0.297 / 112.943 impedance = 34.54 + j20.73
m2 freq=3.500GHz messungen..S(1,1)=0.155 / 77.244 impedance = 51.07 + j15.84
m3 freq=3.700GHz messungen..S(1,1)=0.090 / 26.980 impedance = 58.50 + j4.81

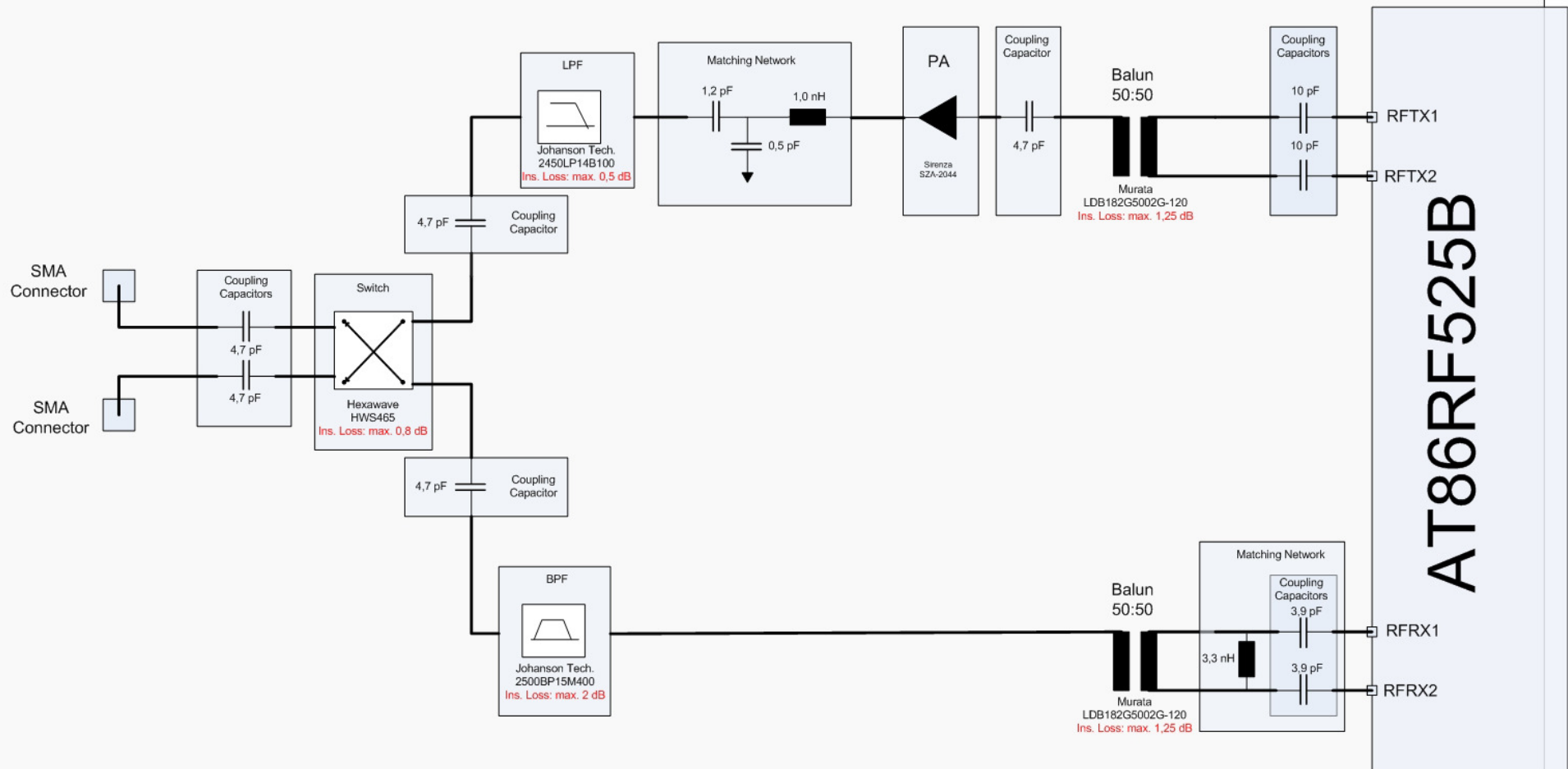
Simulation

m4 freq=3.300GHz S(1,1)=0.176 / 86.985 impedance = 47.86 + j17.36
m5 freq=3.500GHz S(1,1)=0.103 / 28.137 impedance = 59.67 + j5.85
m6 freq=3.700GHz S(1,1)=0.086 / -29.034 impedance = 57.86 - j4.84

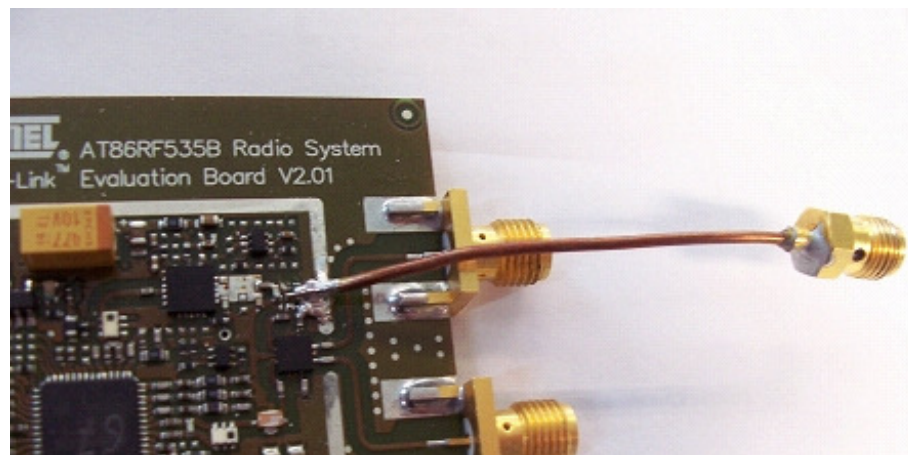
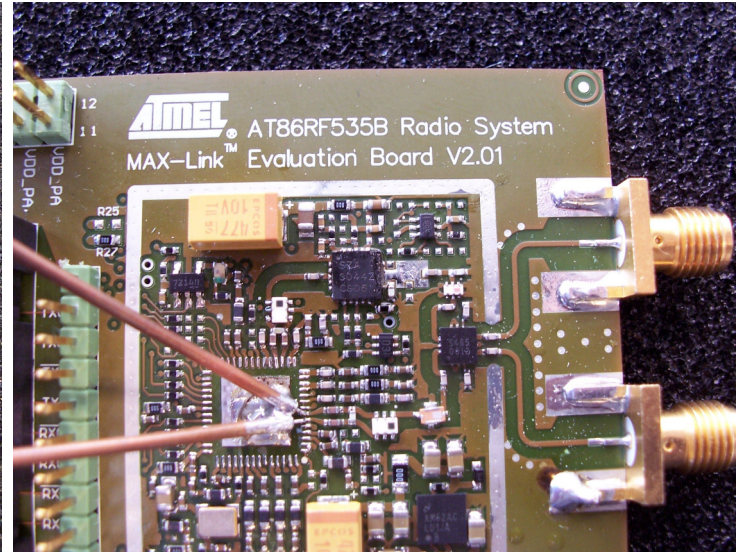
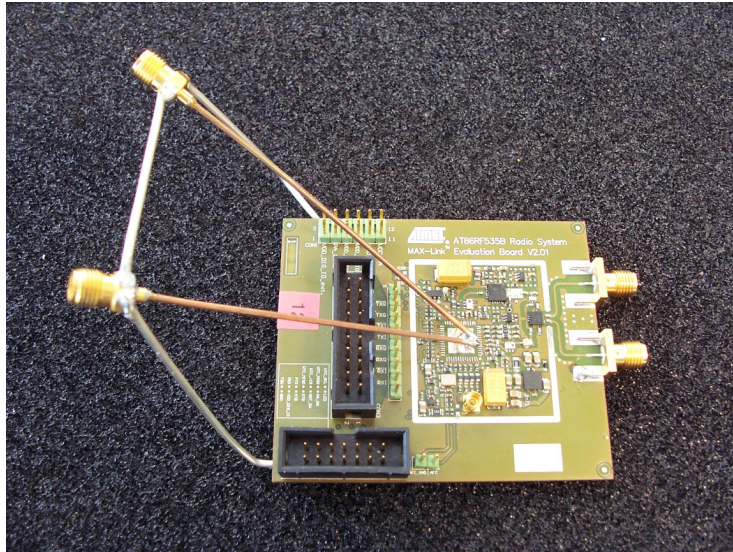
Radio System Evaluation Board V2.0



Blockdiagramm HF-Pfade Eval Board V2.0



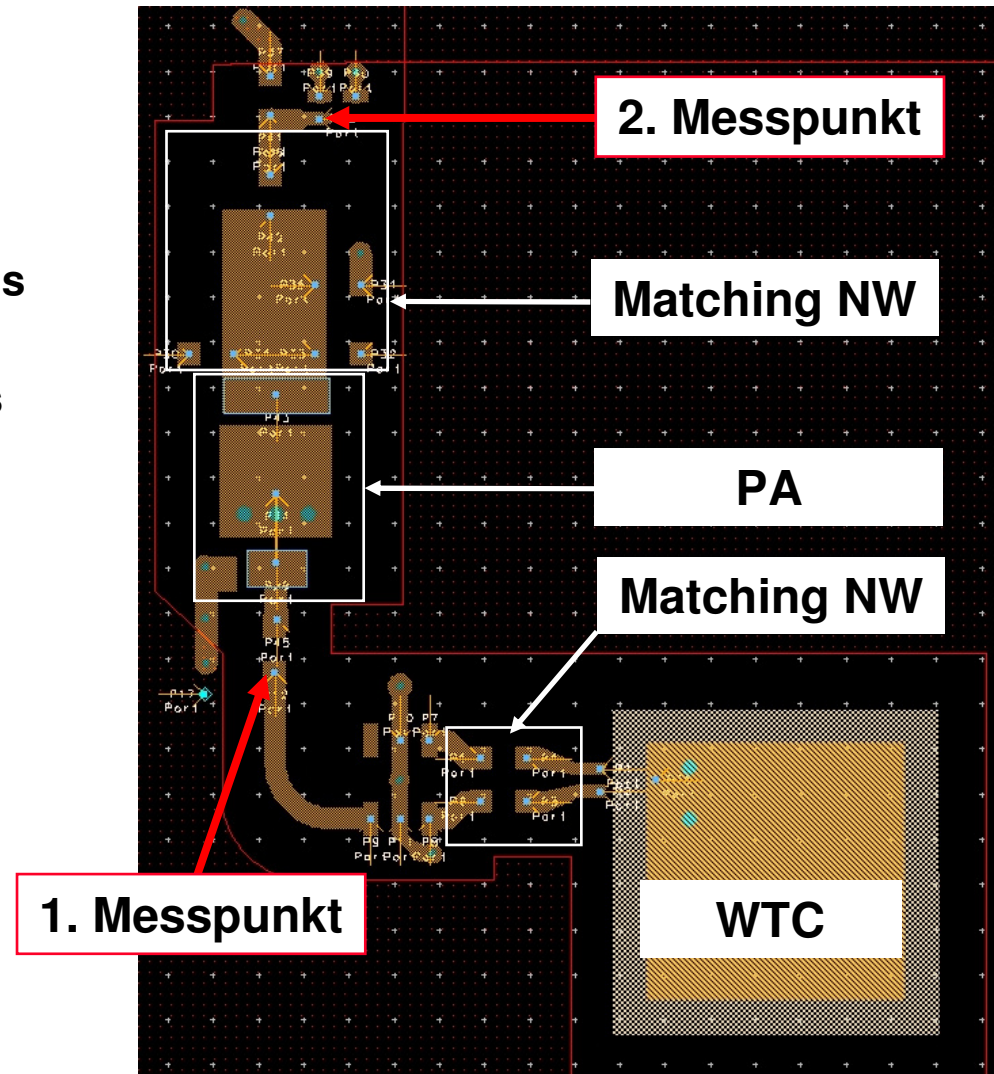
Modifizierte Platinen





Modellierung in ADS (TX-Pfad)

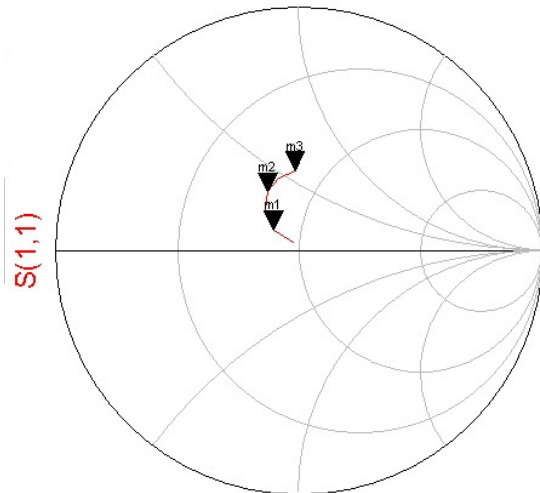
- Modellierung in 2 Schritten:
 - 1. Schritt: TX-Ausgang WTC bis PA-Eingang
 - 2. Schritt: PA bis LPF-Eingang





Vergleich Simulation und Messung

1. Schritt: Simulation



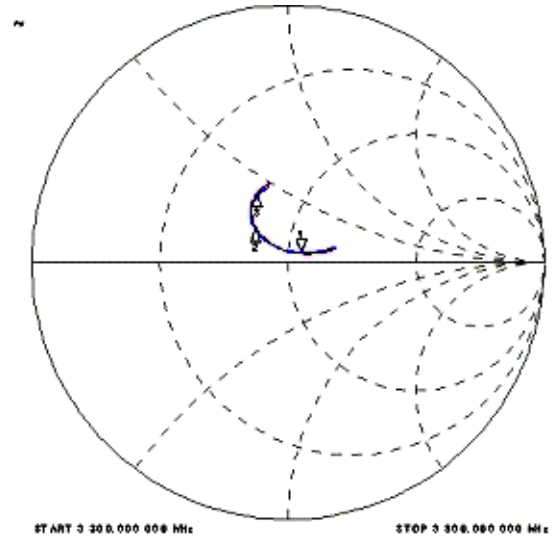
freq (3.300GHz to 3.800GHz)

m3
freq=3.800GHz
S(1,1)=0.327 / 92.549
impedance = 39.280 + j28.790

m2
freq=3.600GHz
S(1,1)=0.271 / 118.029
impedance = 34.856 + j18.032

m1
freq=3.400GHz
S(1,1)=0.133 / 140.696
impedance = 40.125 + j6.896

Messung



m3
freq= 3,8 GHz
impedance= 34,3+j20,2

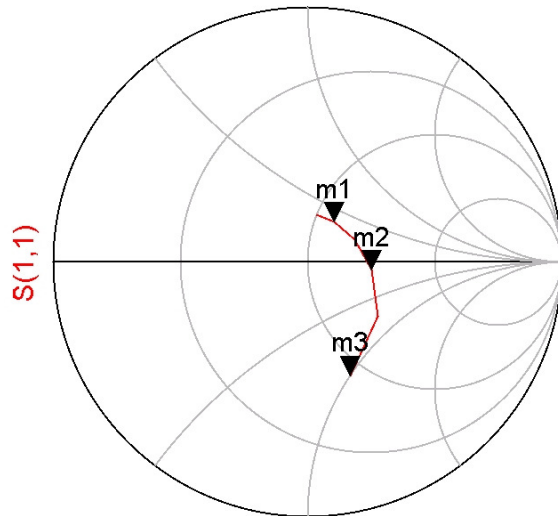
m2
freq= 3,6 GHz
impedance= 37,6+j10,4

m1
freq= 3,4 GHz
impedance= 55,3+j9,5



Vergleich Simulation und Messung

2. Schritt: Simulation



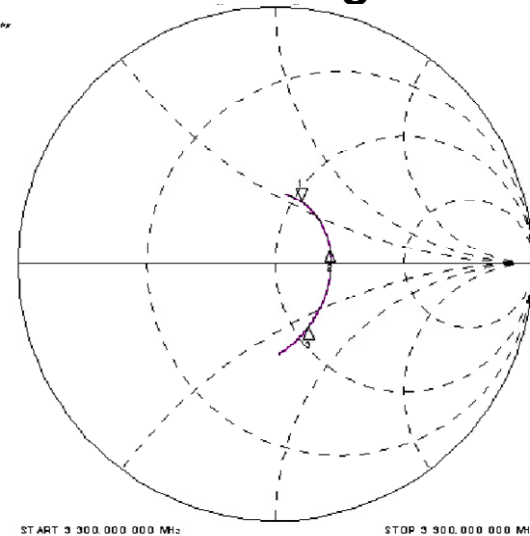
freq (3.300GHz to 3.800GHz)

m1
freq=3.400GHz
S(1,1)=0.189 / 55.660
impedance = 58.61 + j18.94

m2
freq=3.600GHz
S(1,1)=0.255 / -7.340
impedance = 83.60 - j5.82

m3
freq=3.800GHz
S(1,1)=0.477 / -69.473
impedance = 43.25 - j50.03

Messung

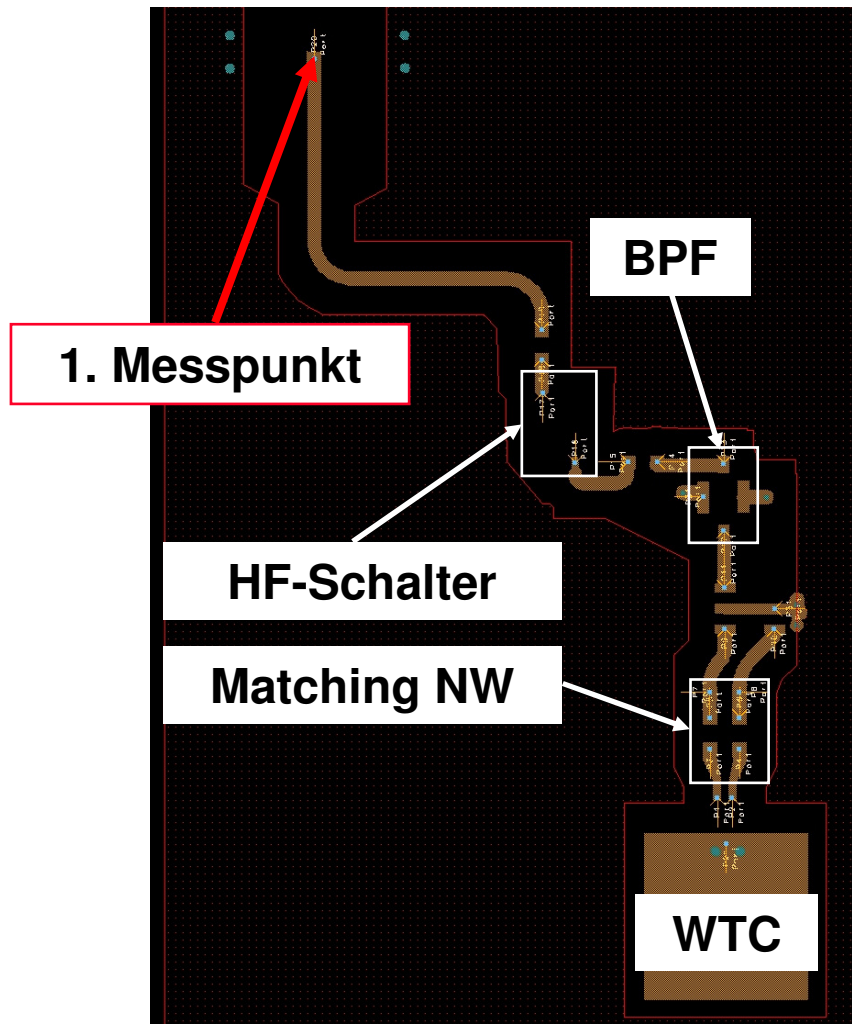


m1
freq= 3,4 GHz
impedance= 53,7+j28,1

m2
freq= 3,6 GHz
impedance= 76,3+j8,9

m3
freq= 3,8 GHz
impedance= 56,4-j29,9

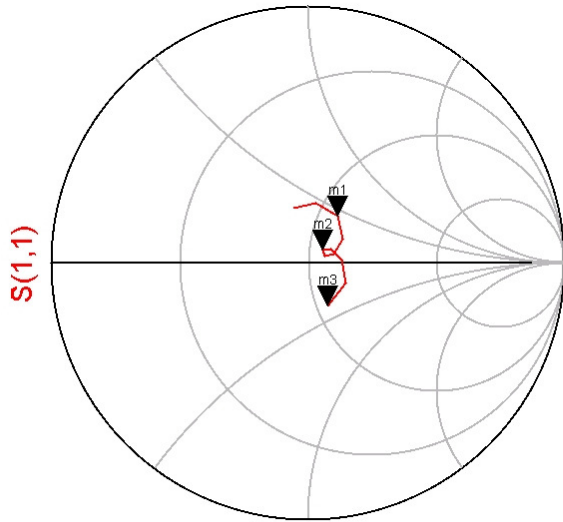
Modellierung in ADS (RX-Pfad)





Vergleich Simulation und Messung

Simulation



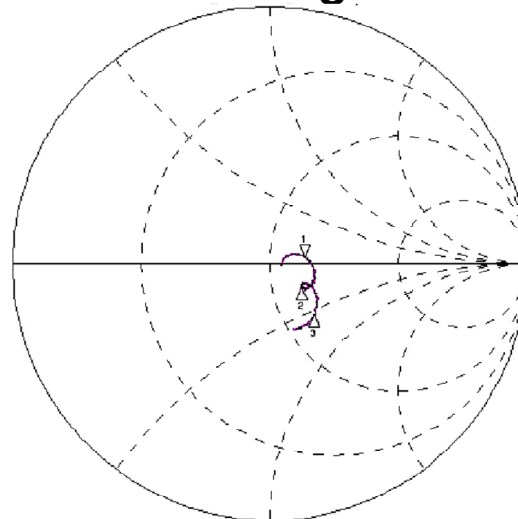
freq (3.300GHz to 3.800GHz)

m1
freq=3.400GHz
S(1,1)=0.215 / 57.323
impedance = 58.576 + j22.198

m2
freq=3.600GHz
S(1,1)=0.075 / 39.354
impedance = 55.893 + j5.352

m3
freq=3.800GHz
S(1,1)=0.186 / -65.329
impedance = 54.894 - j19.208

Messung



START 3 300.000 000 MHz STOP 3 300.000 000 MHz

m1
freq= 3,4 GHz
impedance= 65,8+j2,9

m2
freq= 3,6 GHz
impedance= 63,0-j11,4

m3
freq= 3,8 GHz
impedance= 64,6-j27,1

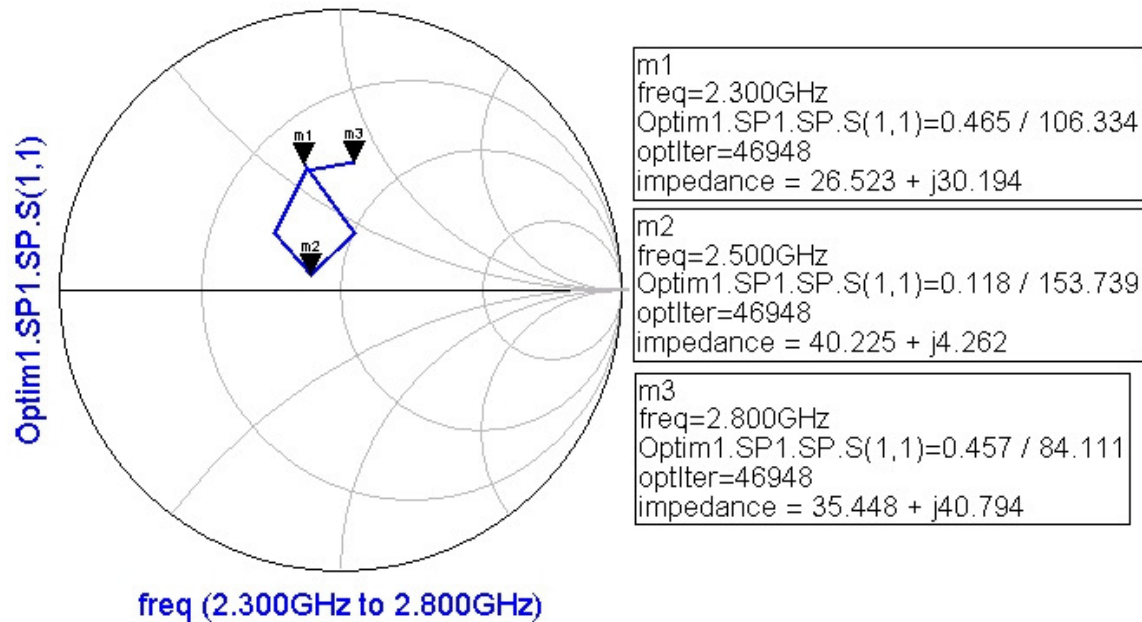


WTC Testboard V3

- Identischer Aufbau der Matching Strukturen für RX- und TX-Pfade
- Verwendung von 0201-Bauelementen
- Bestimmung des Aufbaus der Anpassungsstrukturen
- Bestimmung der Anpassungs-Komponenten



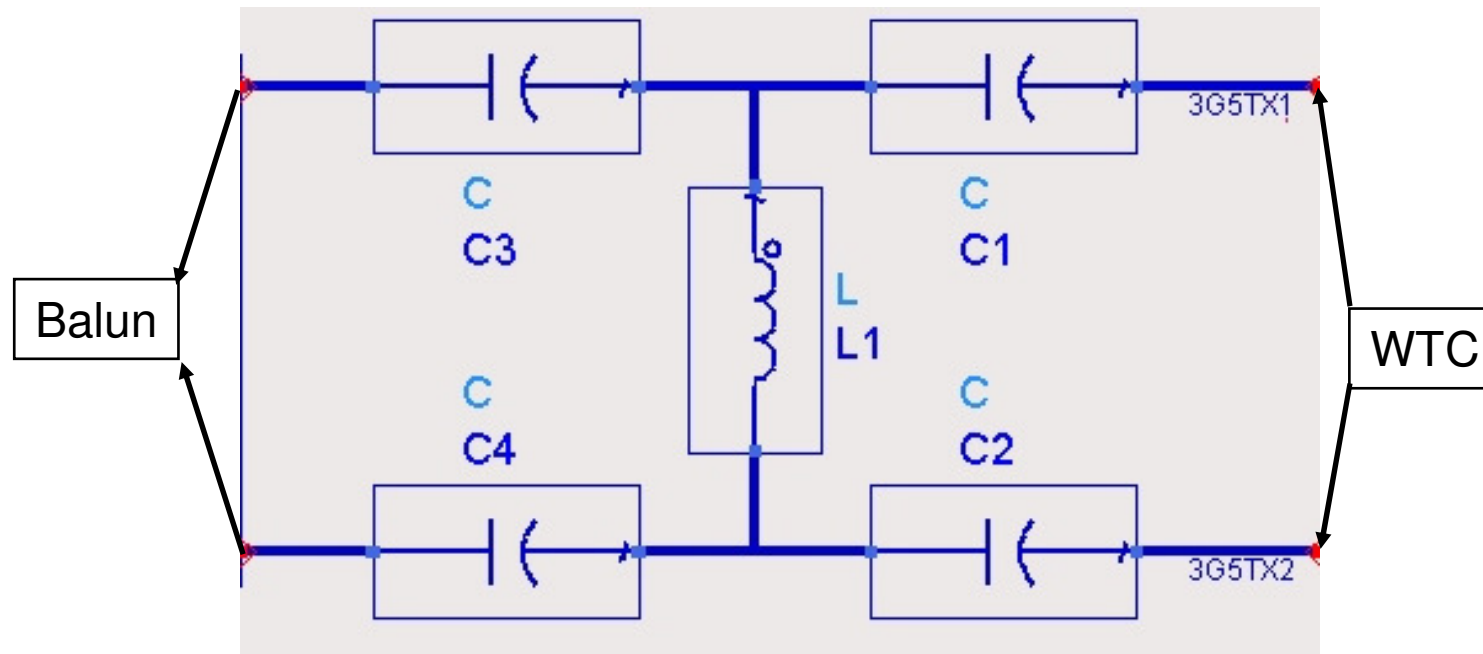
WTC Testboard V3 3-Komponenten Matching



- Keine 50 Ohm Anpassung möglich
- Lösung: Matching mit fünf Komponenten



WTC Testboard V3 5-Komponenten Matching



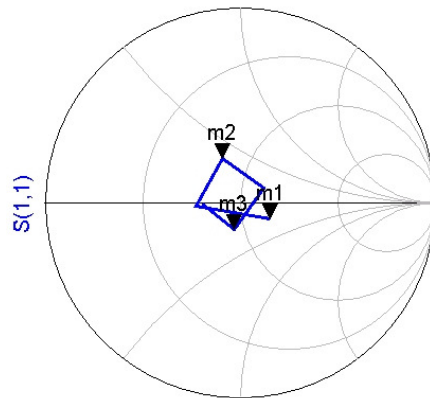
Optimizer

- Manuelles Austauschen der Bauteile entfällt
- Netzwerke mit mehr als drei Komponenten möglich
- Zeitersparnis
- Durchlaufen von Listen realer Komponenten
- Descrete Optimizer prüft alle möglichen Kombinationen
- Zieldefinition:
 - Realteil: 40 Ohm bis 60 Ohm
 - Imaginärteil: -20 Ohm bis +20 Ohm

WTC Testboard V3

5-Komponenten Matching

RX-Pfad: 2,5 GHz



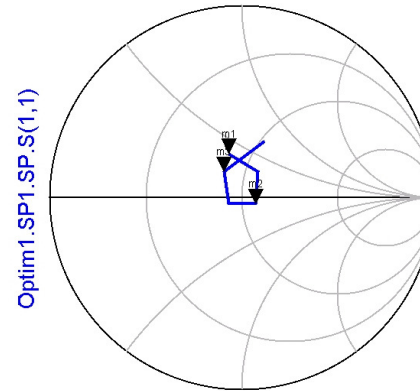
m1
freq=2.300GHz
S(1,1)=0.176 / -27.861
optIter=2242
impedance = 67.324 - j11.435

m2
freq=2.500GHz
S(1,1)=0.244 / -112.262
optIter=2242
impedance = 37.760 + j18.174

m3
freq=2.700GHz
S(1,1)=0.138 / -102.881
optIter=2242
impedance = 45.382 - j12.467

freq (2.300GHz to 2.800GHz)

RX-Pfad: 3,5 GHz



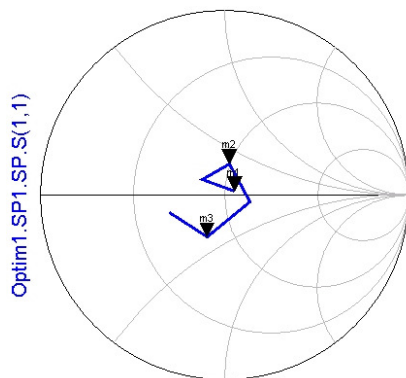
m1
freq=3.300GHz
Optim1.SP1.SP.S(1,1)=0.236 / 106.000
optIter=7256
impedance = 39.817 + j19.132

m2
freq=3.500GHz
Optim1.SP1.SP.S(1,1)=0.081 / -24.154
optIter=7256
impedance = 57.878 - j3.879

m3
freq=3.700GHz
Optim1.SP1.SP.S(1,1)=0.162 / 124.244
optIter=7256
impedance = 40.306 + j11.063

freq (3.300GHz to 3.800GHz)

TX-Pfad: 2,5 GHz



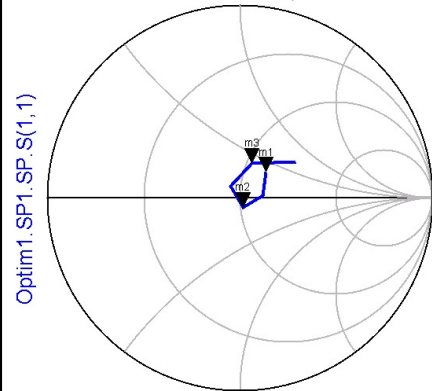
m1
freq=2.300GHz
Optim1.SP1.SP.S(1,1)=0.057 / 21.069
optIter=18516
impedance = 55.611 + j2.303

m2
freq=2.500GHz
Optim1.SP1.SP.S(1,1)=0.170 / 82.068
optIter=18516
impedance = 49.443 + j17.162

m3
freq=2.700GHz
Optim1.SP1.SP.S(1,1)=0.249 / -112.655
optIter=18516
impedance = 37.418 - j18.315

freq (2.300GHz to 2.800GHz)

TX-Pfad: 3,5 GHz



m1
freq=3.300GHz
Optim1.SP1.SP.S(1,1)=0.190 / 44.624
optIter=19780
impedance = 62.923 + j17.387

m2
freq=3.500GHz
Optim1.SP1.SP.S(1,1)=0.051 / -71.263
optIter=19780
impedance = 51.416 - j4.956

m3
freq=3.700GHz
Optim1.SP1.SP.S(1,1)=0.191 / 70.927
optIter=19780
impedance = 52.847 + j19.751

freq (3.300GHz to 3.800GHz)

Zusammenfassung

- **Modulation vorhandener HF-Strukturen in ADS**
- **Verifikation der Modelle anhand von Messungen**
- **Anwendung auf neues Projekt WTC Testbord V3**
- **Erstellung eines Simulationsmodells für Chip-Entwickler**
 - **Kombination von Chip- und Leiterkartenentwicklung**
- **Kostensparnis**
 - **Platine mit ungeeignetem Matchingnetzwerk wurde nicht produziert**
- **Zeitersparnis in Evaluierungsphase**
 - **Komponentenauswahl durch Optimizer**