

Vortrag

zur

# Studienarbeit

## Thema: FIR-Schaltung für UWB-Antennen

# ÜBERSICHT

- Motivation
- Strahlformung, FIR-Filter
- Entwickelte Konzept zur Realisierung der FIR-Glieder
- Simulationsergebnisse
- Schaltungsrealisierung
- Messergebnisse
- Bemerkungen, Verbesserungsvorschläge

## •Motivation

- Steigender Bedarf im Bereich der kabellosen Vernetzung
- Wunsch nach flexiblem Übertragungs-Standard für hochratige Datenströme (>100 Mbit/s) im WPAN-Bereich
- Belegung von Frequenzbereichen bereits existierender Funkssysteme ist bei Ultra Wide Band (UWB) möglich.

## • Anwendungen und Dienste (u.a.)

- Kurzstreckenradar (Ground Penetration Radar, Thru Wall Radar, Abstands-radar)
- Militärische Anwendungen
- Kommunikationssysteme
- **Probleme:** Die hohe Zahl von Mehrfachwegen auf Grund von Reflektionen der Pulssignale in der nahen Umgebung. **→** Reduktion der übertragbaren Datenrate !

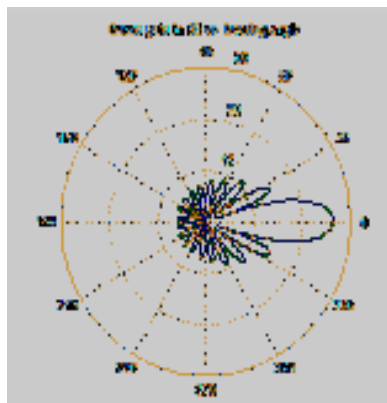


## Richtstrahlbildung für den Empfang von Energie:

• Systeme, die dazu bestimmt sind räumlich verteilte Signale zu empfangen, müssen die Gegenwart von Stör- oder Interferenzsignalen (Mehrwegausbreitung) berücksichtigen.

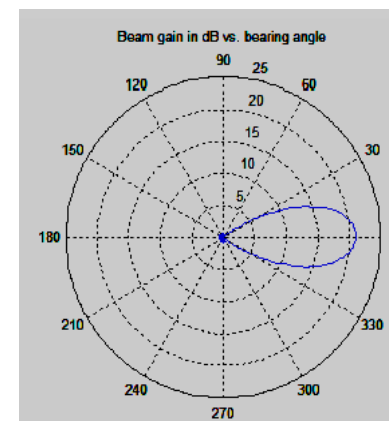
• **Problem:** das gewünschte Signal und die Störung belegen dasselbe Frequenzband, daher führt zeitliche Filterung nicht zum Ziel Signal und Störer zu trennen.

• **Vorteil:** Störsignal und gewünschtes Signal kommen jedoch aus verschiedenen Richtungen (Winkeln). Diese räumliche Trennung kann jetzt verwendet werden, um mit Hilfe eines räumlichen Filters Interferenz und Signal zu trennen.



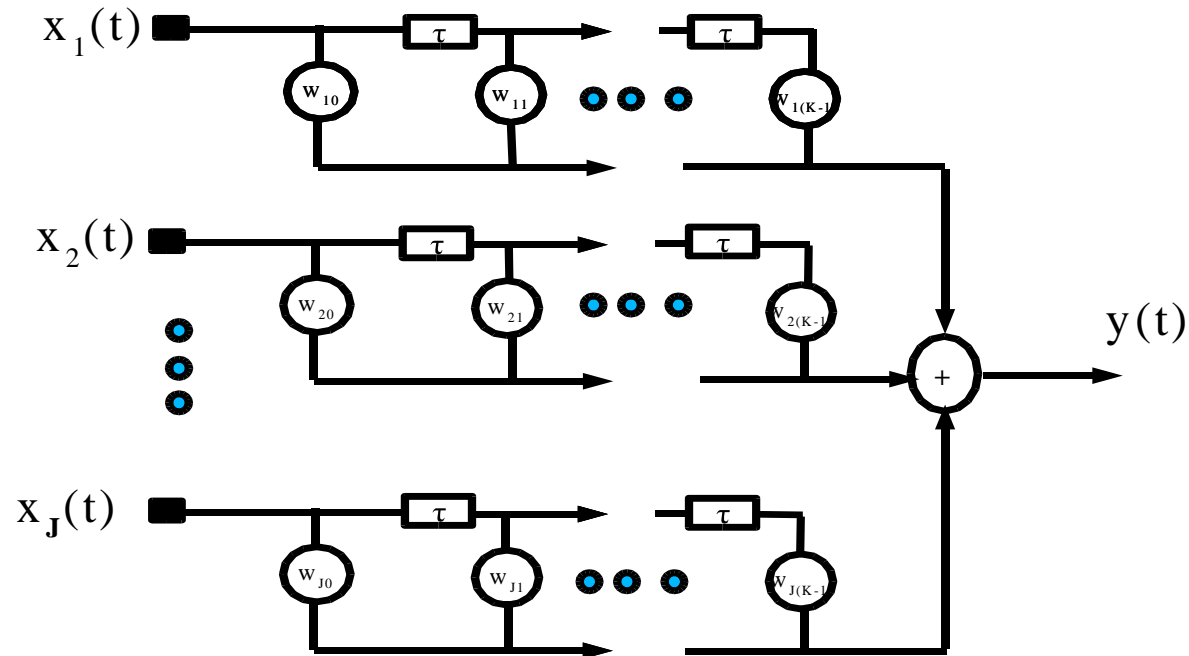
Beamformer  
→

„Beamforming is a  
Spatial Filtering“



## Beamformer für Breitbandsignale:

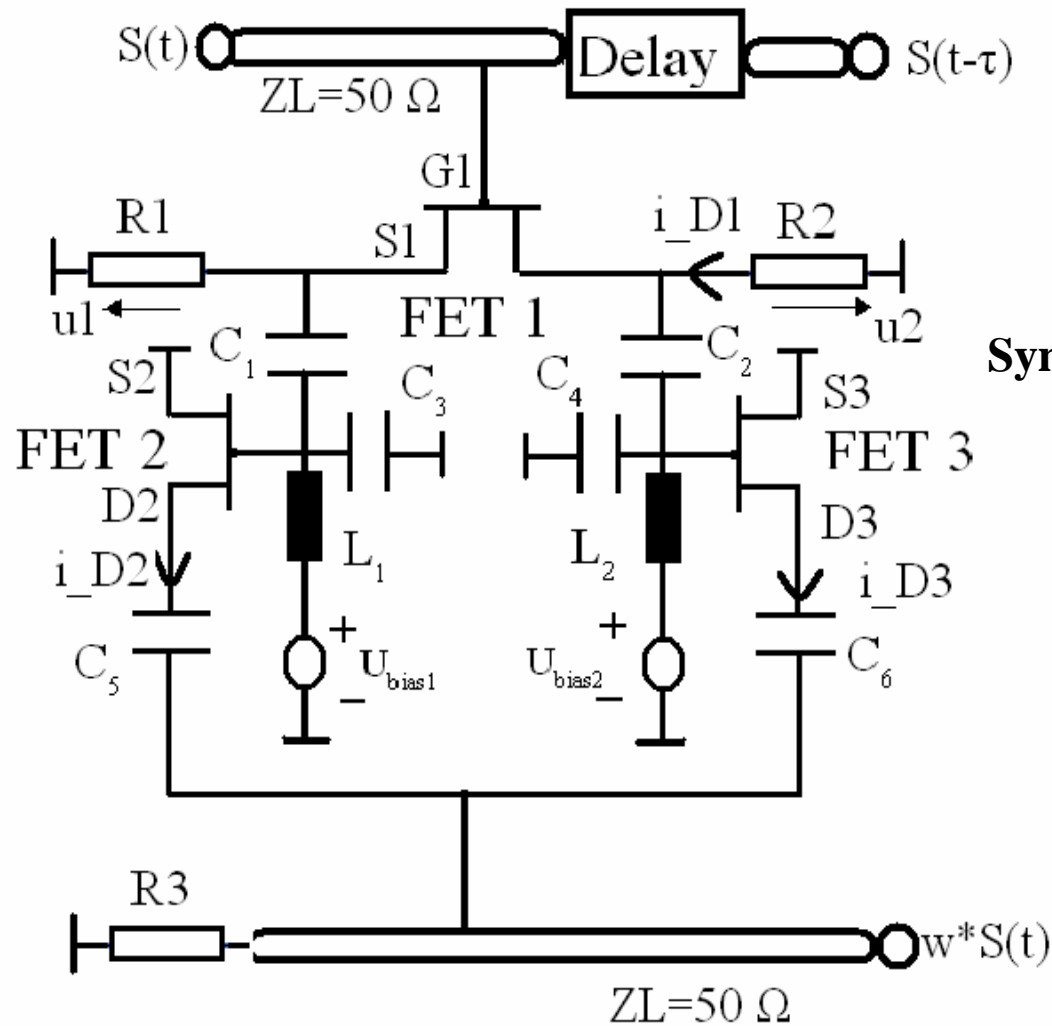
- Jedem Sensorausgang folgt ein FIR Filter.



$$y(t) = \sum_{l=1}^J \sum_{p=0}^{K-1} w_{l,p} \cdot x_l(t - p\tau)$$

•FIR-Koeffizienten  $w_{l,p}$  sind reell, können aber positiv oder negativ sein:  
Die zu realisierende Schaltung muss folgendes realisieren:

- Die Phase der ÜF soll sowohl auf  $0^\circ(+)$  als auch auf  $180^\circ(-)$  einstellbar sein.
- Die Amplitude soll von  $0 \dots 1$  einstellbar sein.
- .
- Die Signalverzögerung (Delay,  $\tau$ ) kann durch ein kurzes Koaxialleitungsstück realisiert werden



• Alle FET's im Sättigungsbereich (Steuerbare Stromquellen).

$$i_{D1}(t) \sim u_{GS1}(t) \sim S(t)$$

Symmetrie:  $R_2 = R_1 = R \ll |z_{ds1}|$

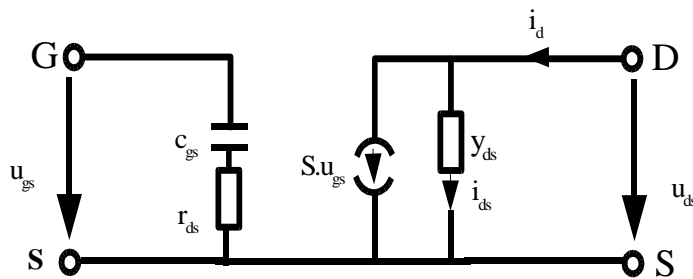
$\longrightarrow u_2 = -u_1 = -i_{D1} \cdot R$

$\longrightarrow i_{D2} = S_2 \cdot u_{GS2} = S_2 \cdot u_1$

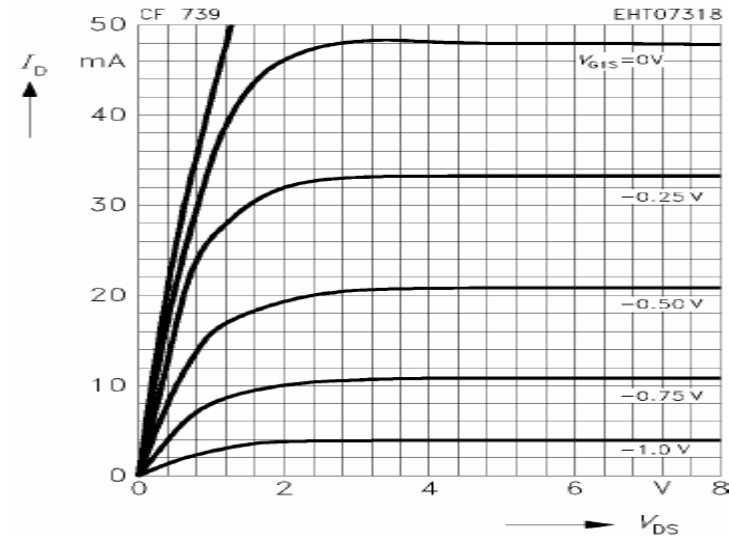
$\longrightarrow i_{D3} = S_3 \cdot u_{GS3} = S_3 \cdot u_2$

mit  $S_2 = S_3$  und  $u_2 = -u_1$

$i_{D3} = -i_{D2}$



Output characteristics  $I_D = f(V_{DS})$   
 $V_{GS} = 2 \text{ V}$



$$y_{ds} = g_d + j\omega c_{ds}$$

$$g_d = \left. \frac{\partial I_D}{\partial U_{DS}} \right|_{U_{GS, AP} = \text{konst}}$$

$$i_d = y_{ds} \cdot u_{ds} + S \cdot u_{gs}$$

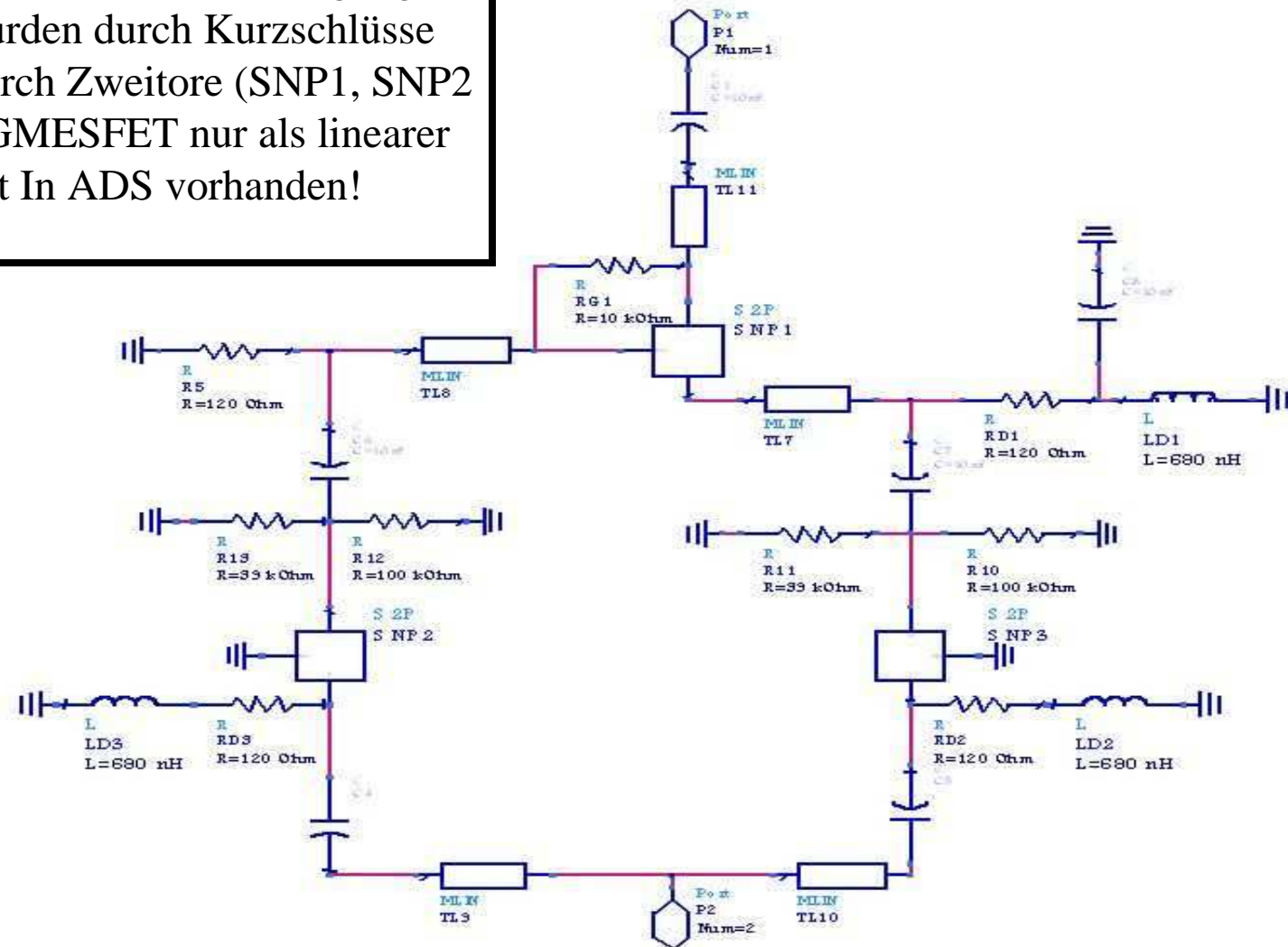
Wird der FET in einem AP betrieben, so dass die Impedanz  $|z_{ds}| = 1/|y_{ds}|$  sehr groß gegenüber der Last (z.B.  $50 \Omega$ ) ist (Sättigungsbereich, Stromquellenbereich), dann kann der Strom  $i_{ds}$  gegenüber den  $i_d$  vernachlässigt werden.

$$\downarrow$$

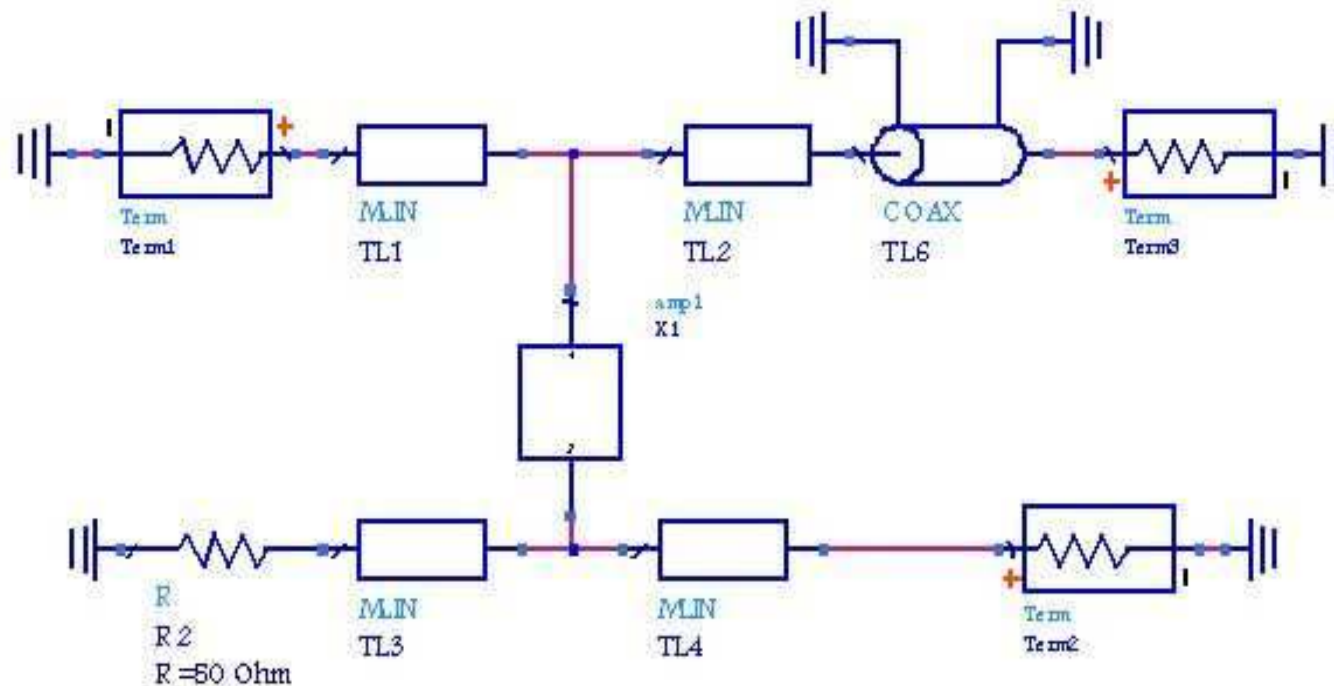
$$i_d = S \cdot u_{gs}$$



Simulationsaufbau mit DC-Versorgung!  
DC-Quellen wurden durch Kurzschlüsse ersetzt.  
FET's durch Zweitore (SNP1, SNP2  
SNP3) ! Da DGMESFET nur als linearer  
Bauelement In ADS vorhanden!

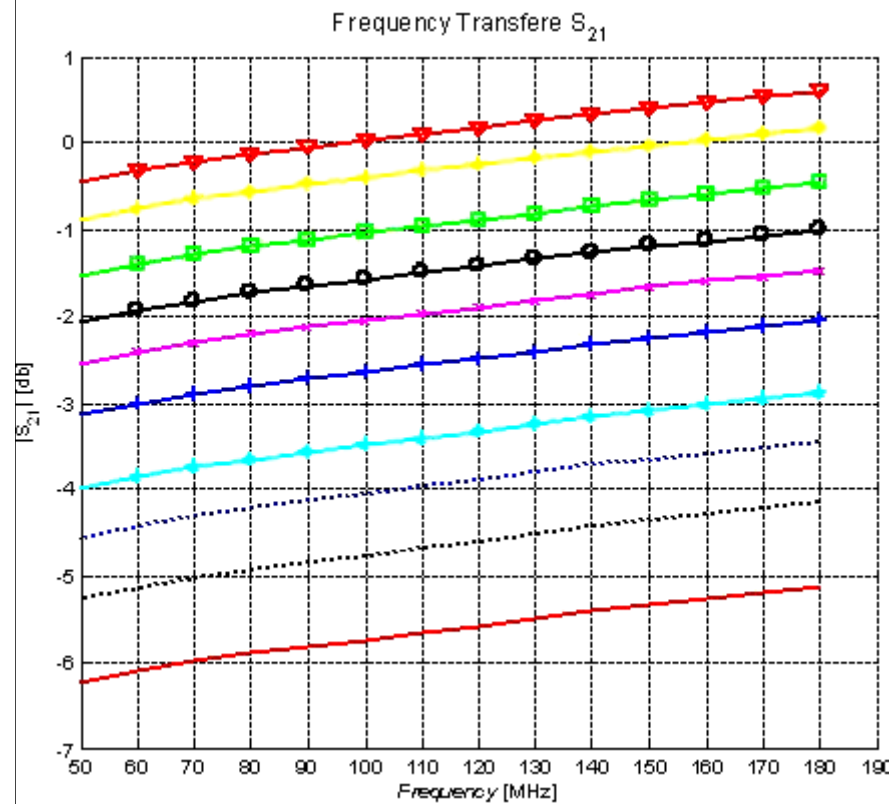


- Simulationsaufbau für einer Stufe. Amp1 (X1) ist, die oben dargestellte Schaltung.
- Berücksichtigung der Kaskadierung von mehreren Stufen
- Berücksichtigung der Koaxialleitung und Mikrostreifenleitern.

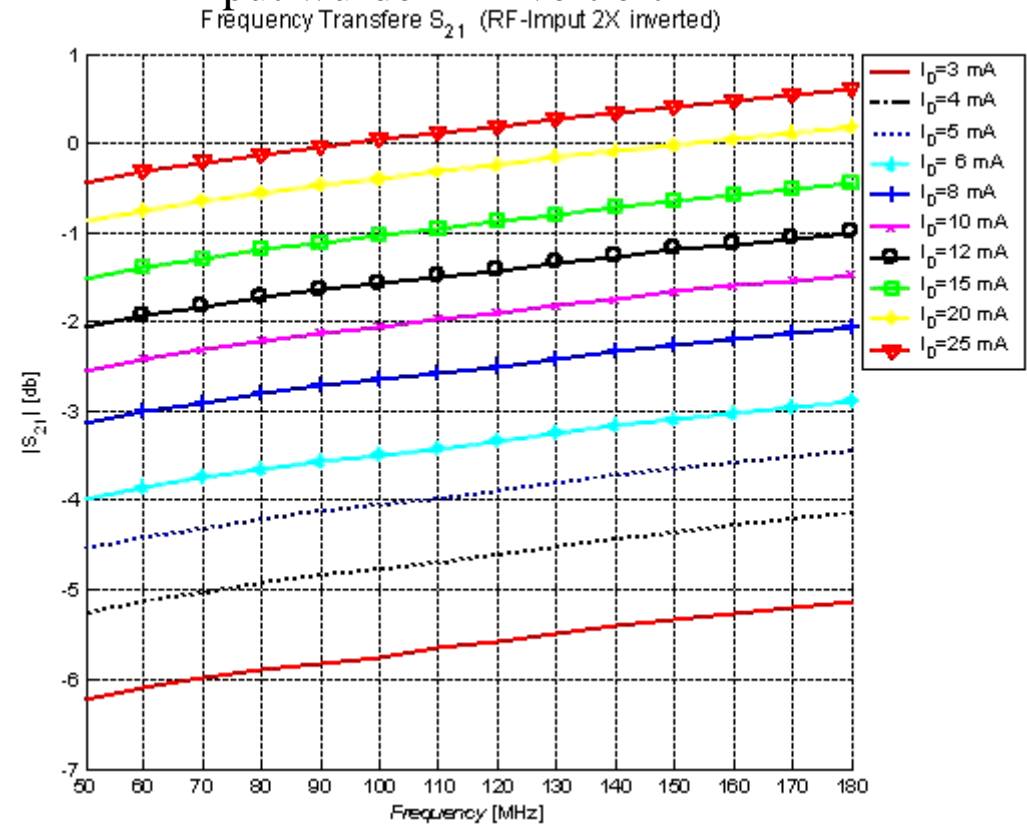


## Betrag der Übertragungsfunktion

RF-Input wurde 1x invertiert



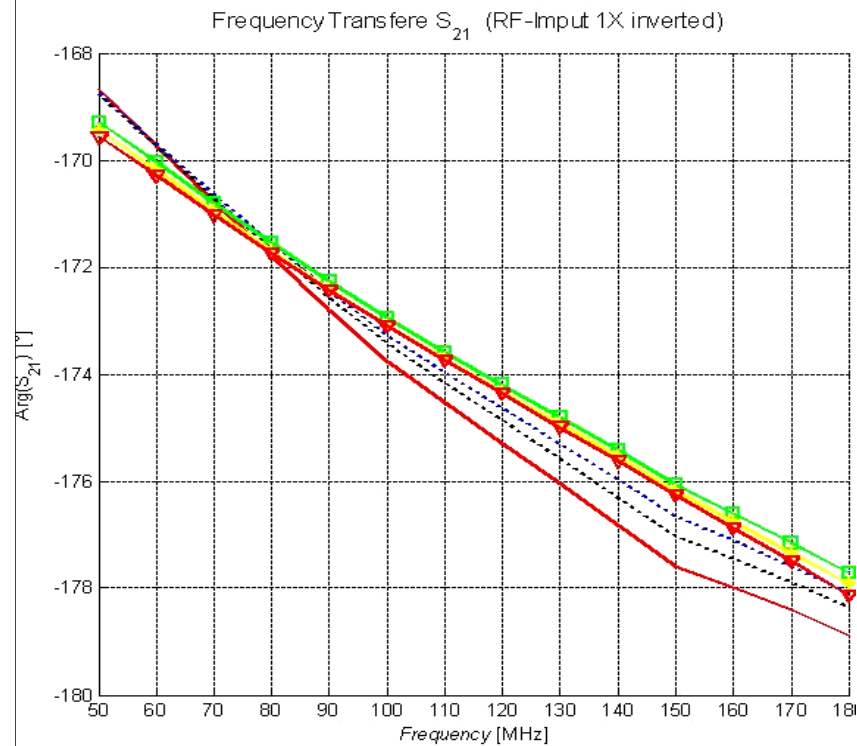
RF-Input wurde 2x invertiert



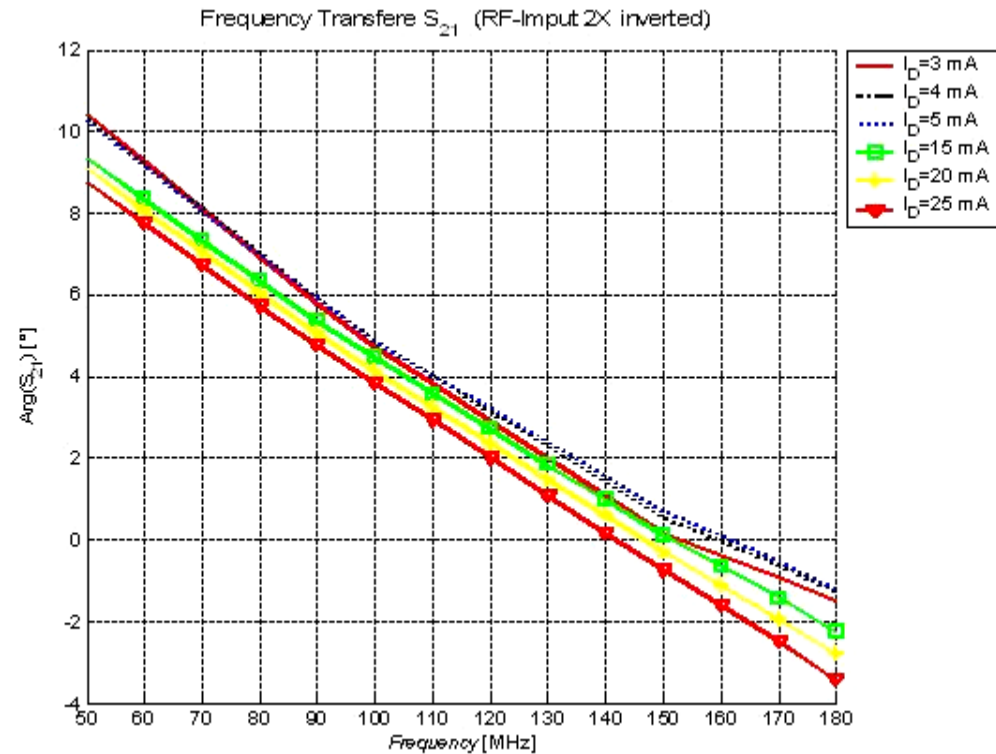
Die Schaltung ist Symmetrisch !!

## Phasengang der Übertragungsfunktion

RF-Input wurde 1x invertiert

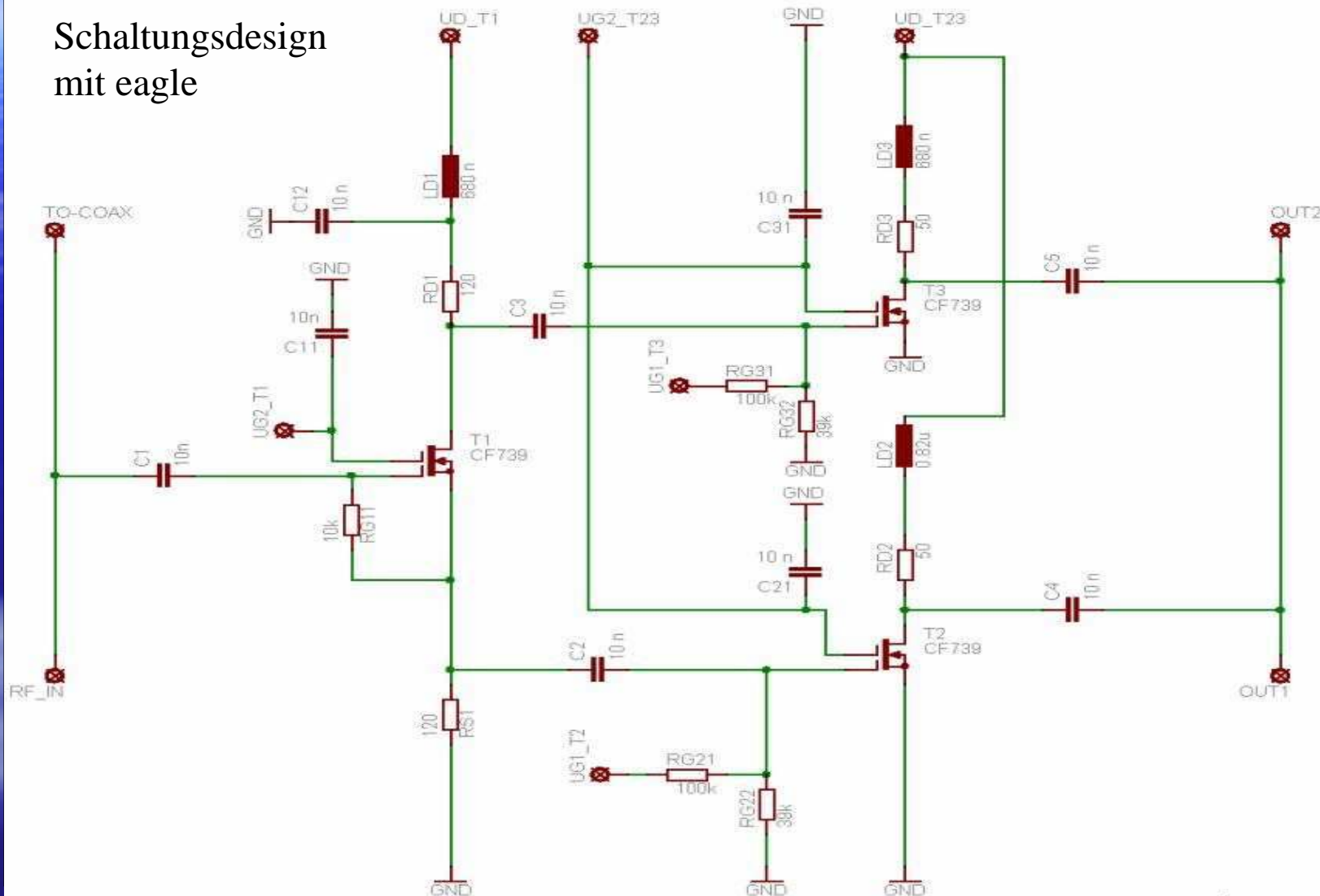


RF-Input wurde 2x invertiert

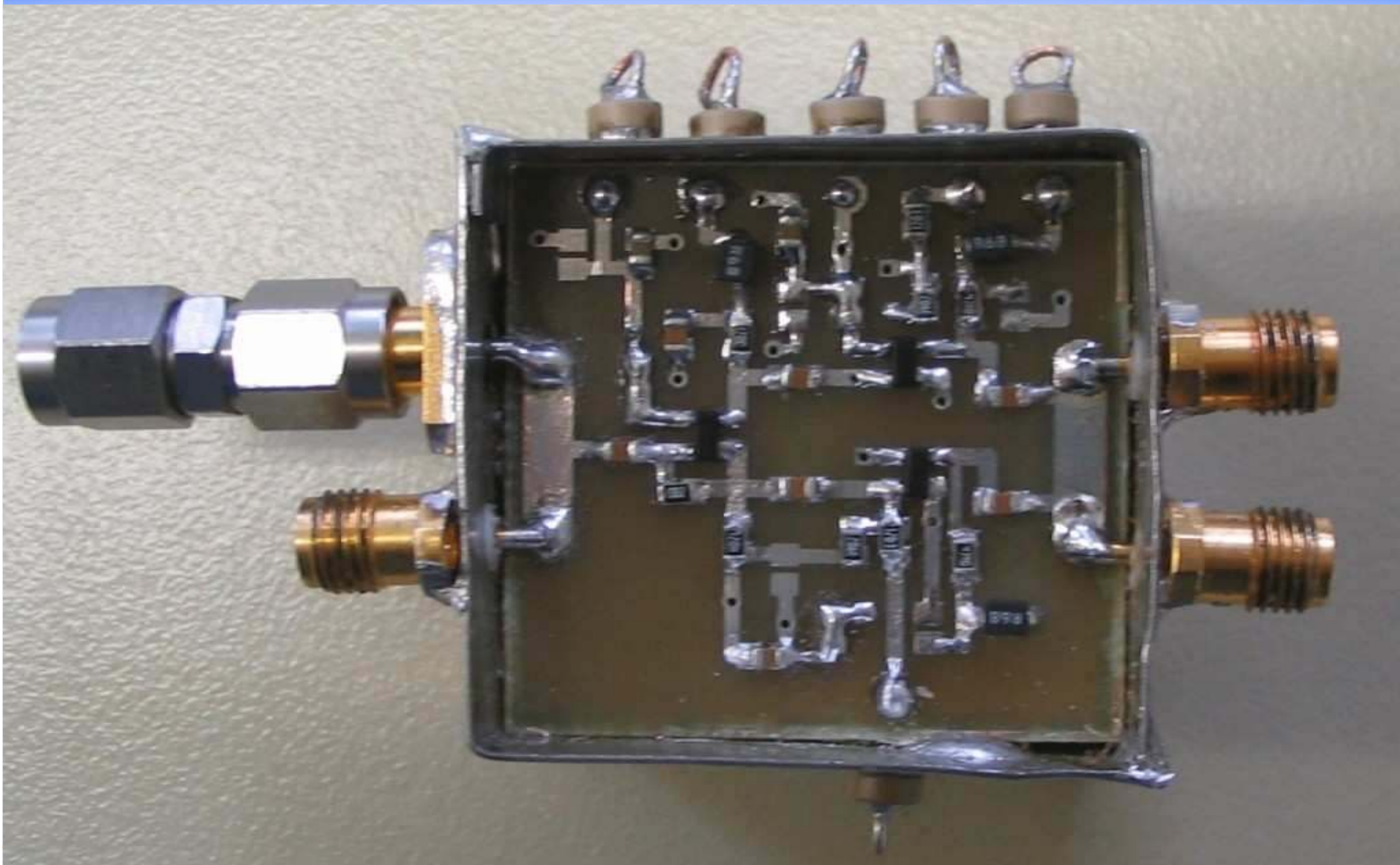


—————> Keine konstante Phase ( $0^\circ$  oder  $180^\circ$ ) im gesamten Bereich!!  
Grund: Die Phase von  $S_{21}$  der einzelnen FET's ist –mit der Frequenz- linear, abfallend !

## Schaltungsdesign mit eagle

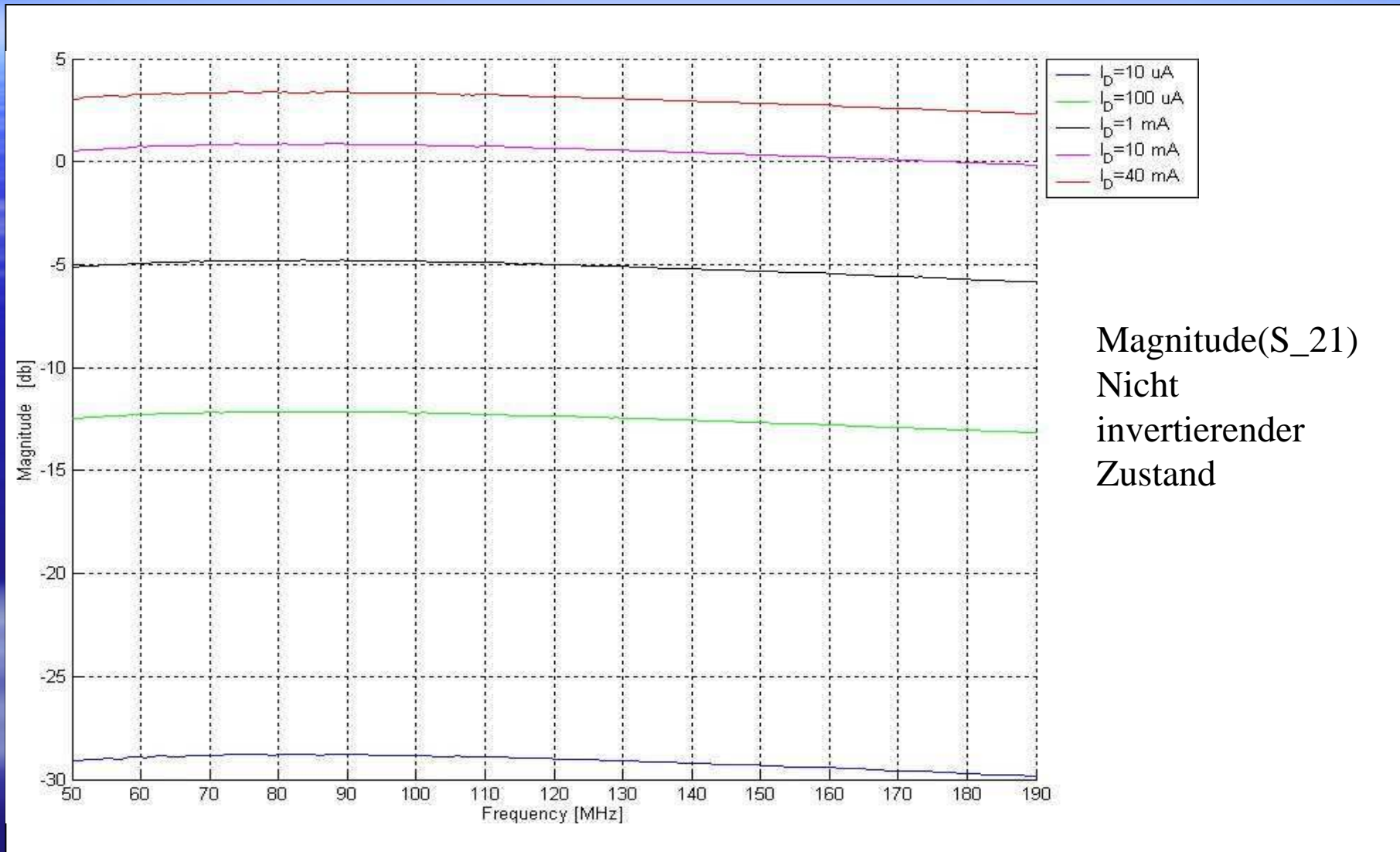






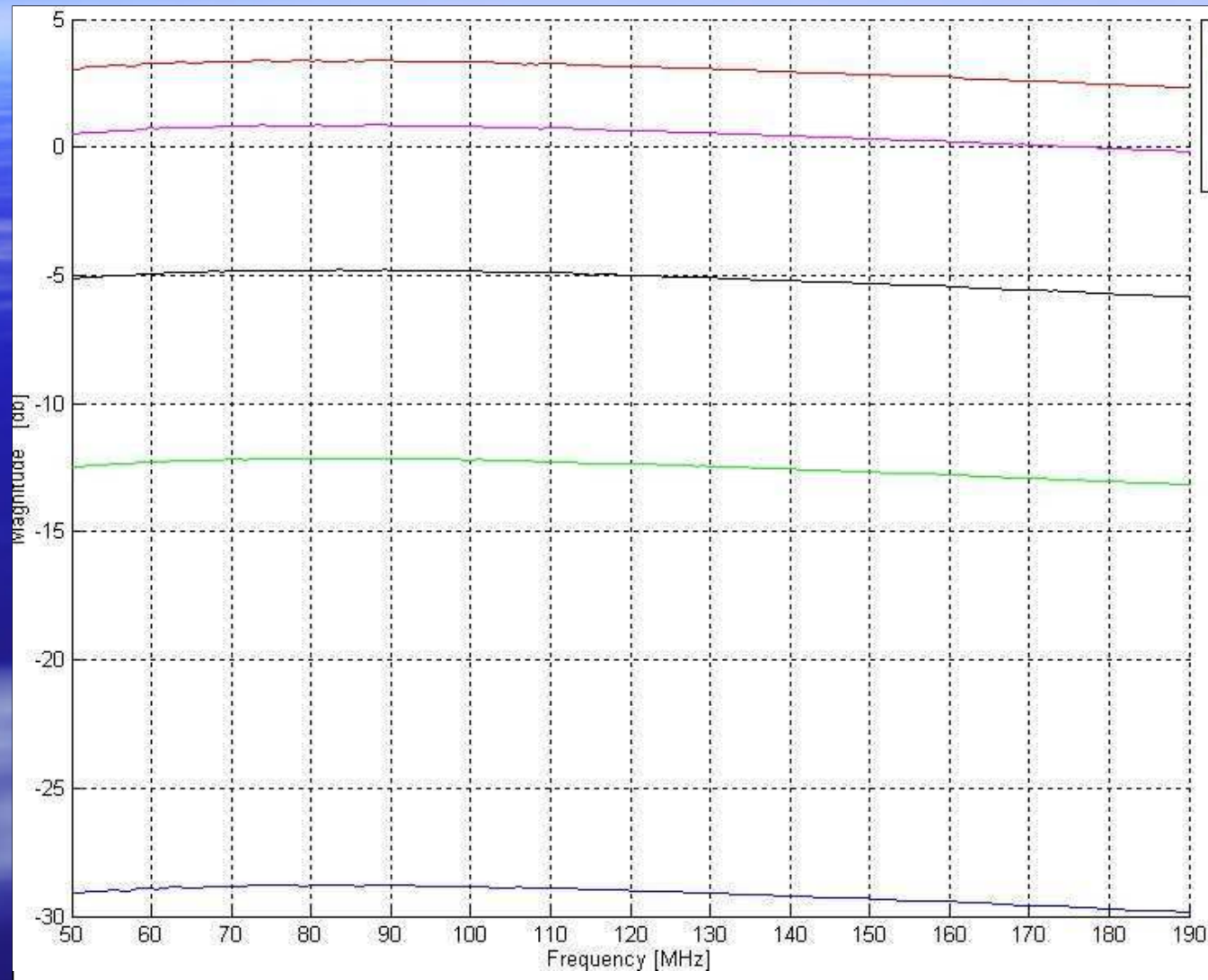
## Messungen:

- (Gate2-Source-Spannung ist 2V bei allen FET's)
  - (Drain-Source-Spannung beträgt 3 V bei allen FET's !)
  - (Gate1-Spannung des ersten FET ist 0 V !)
1. Schaltung im invertierenden Zustand:  
FET 3 zusteuern ( $U_{G1S3} = -1.4 \text{ V}$ )  
FET 2 „ aufsteuern“ d.h.  $U_{G1S2} = -1.4 \text{ V} \dots 0 \text{ V}$
  
  1. Schaltung im nicht invertierendem Zustand:  
FET 2 zusteuern ( $U_{G1S2} = -1.4 \text{ V}$ )  
FET 3 „ aufsteuern“ d.h.  $U_{G1S3} = -1.4 \text{ V} \dots 0 \text{ V}$

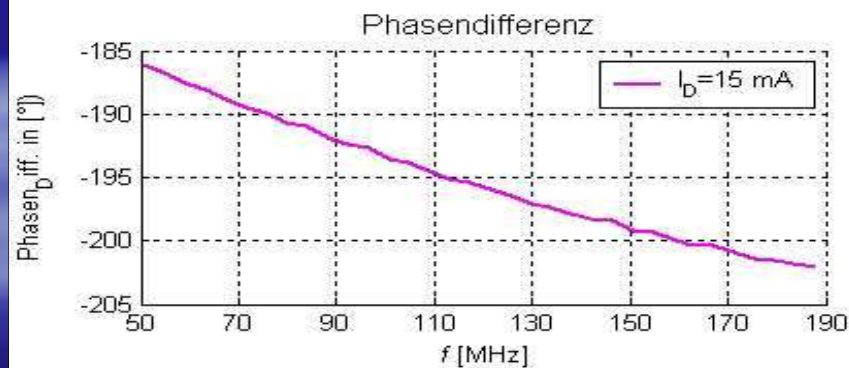
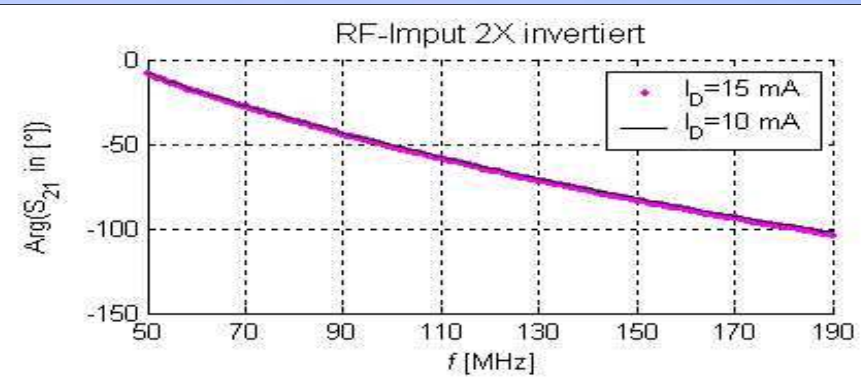
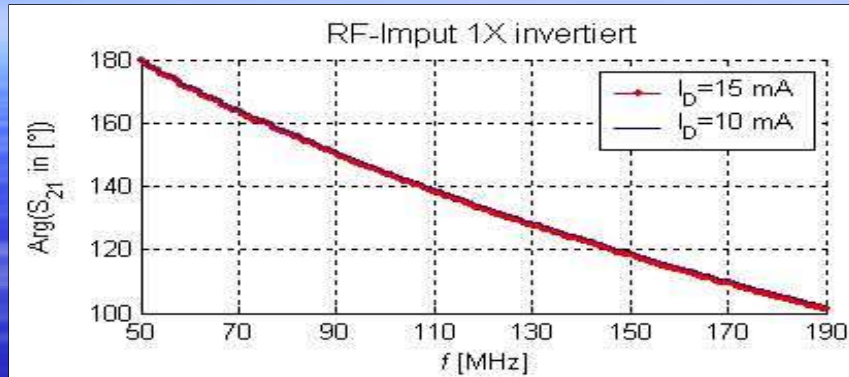


Magnitude(S\_21)  
Nicht  
invertierender  
Zustand





Magnitude(S<sub>21</sub>)  
„invertierender  
Zustand“



Phasen gang der Übertragungsfunktion  
Und Phasendifferenz zwischen  
invertiertem und nicht invertiertem  
RF-input











