



Diplomvortrag

07.12.2007

Entwicklung eines CMOS integrierten Mischers für Mobilfunkanwendung in der C65-Technologie auf der Basis des Entwicklungssystems Cadence

Tobera Robert



Inhalt

- Ziel/Motivation
- GSM/EDGE
- Mischerkonzept
- Technologievergleich C65/C11
- Schaltungs-Simulation
 - Alternative Schaltungskonzepte
- Zusammenfassung/Ausblick



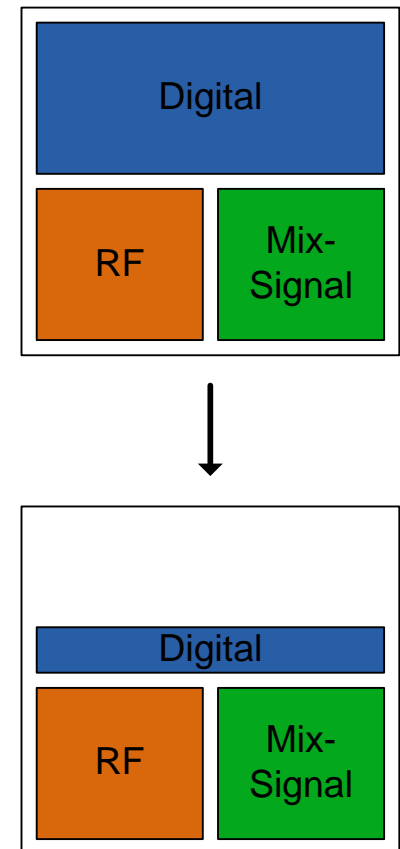
Ziel

- Entwurf eines Mischers für den Sendepfad
- Verwendung der 60nm CMOS Standard Technologie (C65)
- Charakterisierung der bestehenden 120nm Mischerschaltung (C11)
- Umsetzung der Schaltung in die C65-Technologie und Optimierung

Motivation

Warum der Schritt zur C65-Technologie ?

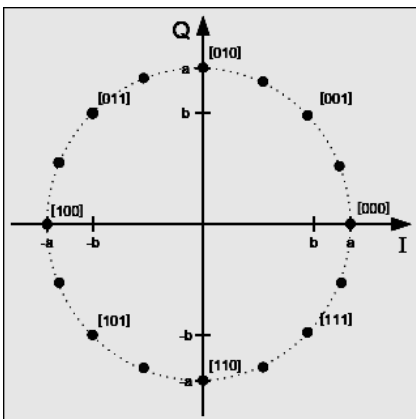
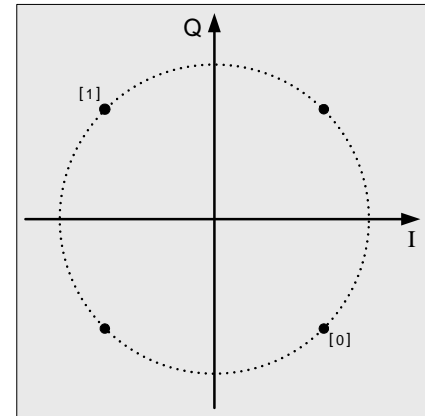
- Stetige Verbesserung der Abbildungsverfahren
 - CMOS für Hochfrequenzanwendung
 - Verdrängung der Bipolar-Technologie
- Verbesserte Realisierung aller Baukomponenten auf einem Chip
 - Digital
 - RF
 - Mixsignal
- C11 \longrightarrow C65: Flächenreduktion digitaler Schaltungen um bis 75%!
- Größerer Handlungsspielraum
 - Weitere Funktionen
 - Kleinerer Chip



GSM/EDGE

GSM (Global System for Mobile Communications)

- Weltweit am häufigsten verwendete Mobilfunkstandard (900MHz/1800MHz)
- Modulationsart GMSK (1Bit/Symbol)



EDGE (Enhanced Data Rates for GSM Evolution)

- Erhöhung der Datenrate für GSM
- 8-PSK-Verfahren zur Modulation 3Bit/Symbol
- Erhöhte Anforderung an die Linearität

Technologievergleich

- Gegenüberstellung wichtiger Parameter die durch den Technologiewechsel zu Veränderung im Verhalten der Schaltung führen

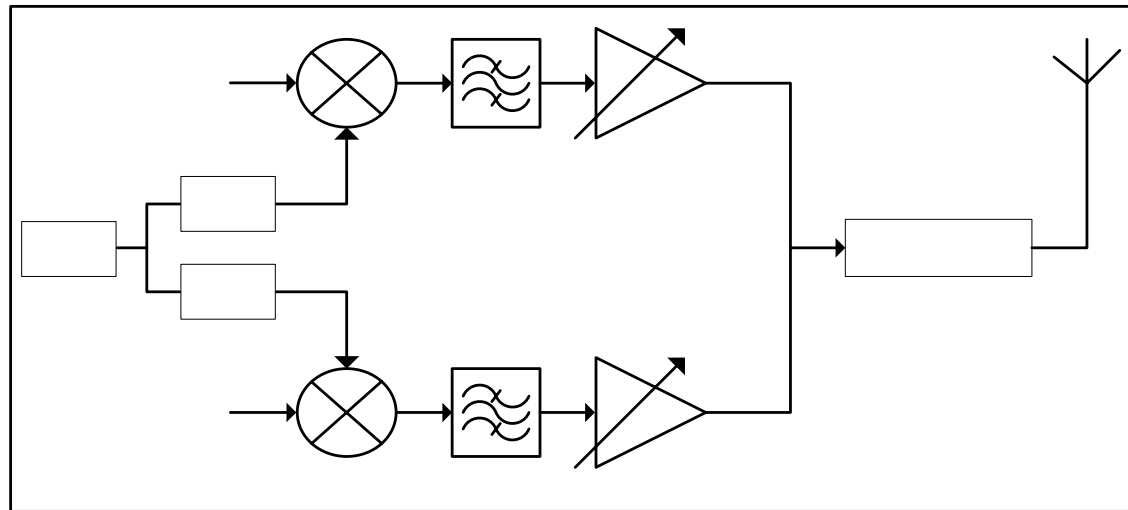
$$C_{ox} = \epsilon_0 \epsilon_{r,ox} \frac{WL}{d_{ox}} \quad f_T = \frac{g_m}{2\pi C_P}$$

$$g_m = \frac{\partial I_D}{\partial U_{GS}} = \mu_n C_{OX} \frac{W}{L} (U_{GS} - U_T)$$

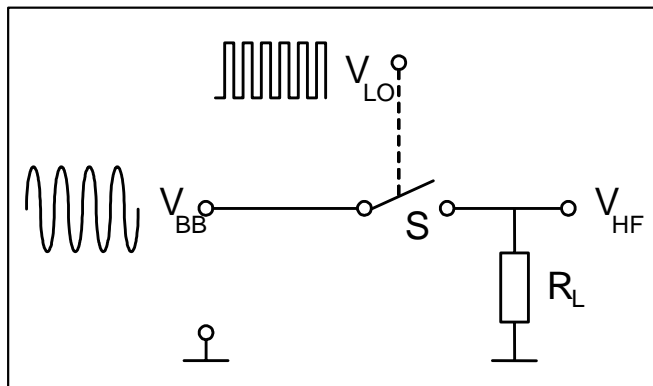
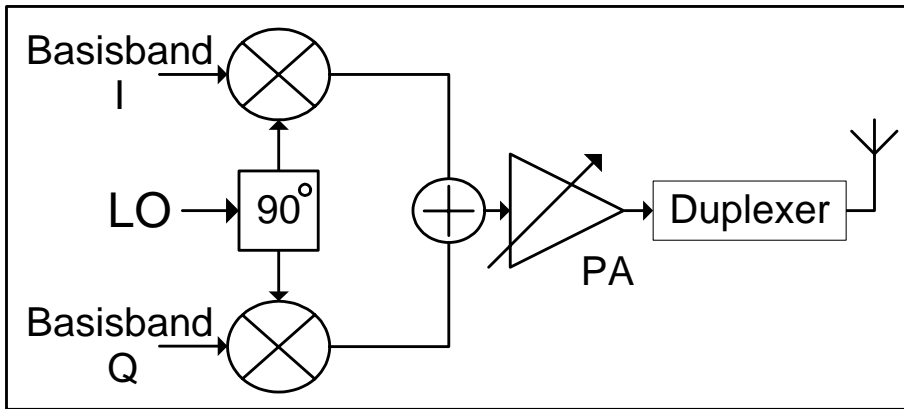
Parameter	C11	C65
Minimale Gatelänge	120nm	60nm
Versorgungssp. Dickoxid	2,8V	2,5V
Versorgungssp. Standard	1,5V	1,2V
Oxidkapazität	100%	128%
Steilheit	kleiner	größer
Schwellenspannung	kleiner	größer
Transitfrequenz	kleiner	größer

Mischerkonzept

- Dual Band Transmitter
 - High Band (HB=1800MHz)
 - Low Band (LB=900MHz)
 - BPF
 - PA
 - Duplexer



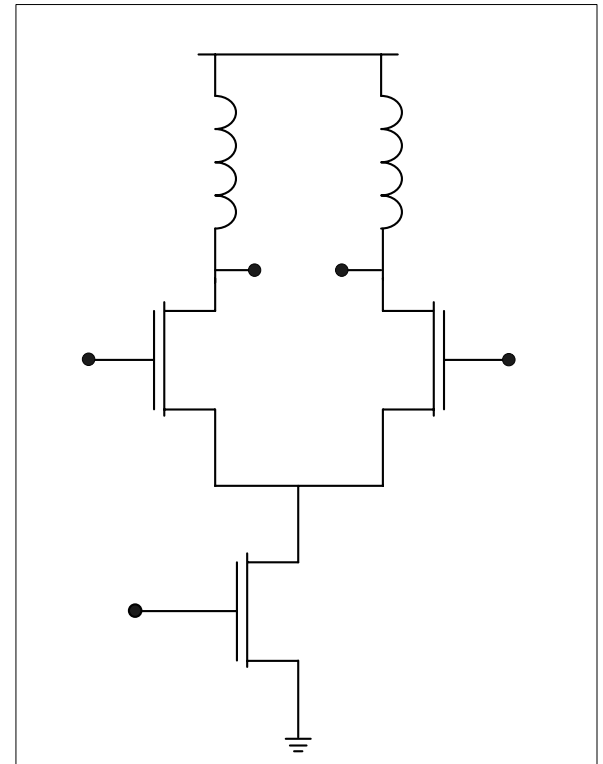
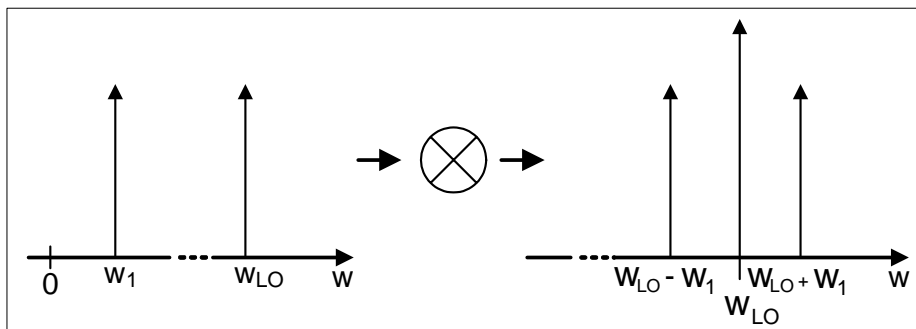
Mischerkonzept



- Heterodyner Mischer
 - Trägerfrequenz gleich LO-Frequenz
 - Rauschen weniger kritisch als im Empfänger
- Multiplikatives Mischen
 - LO-Signal als Rechteck
 - BB-Signal als Sinus

Mischerkonzept

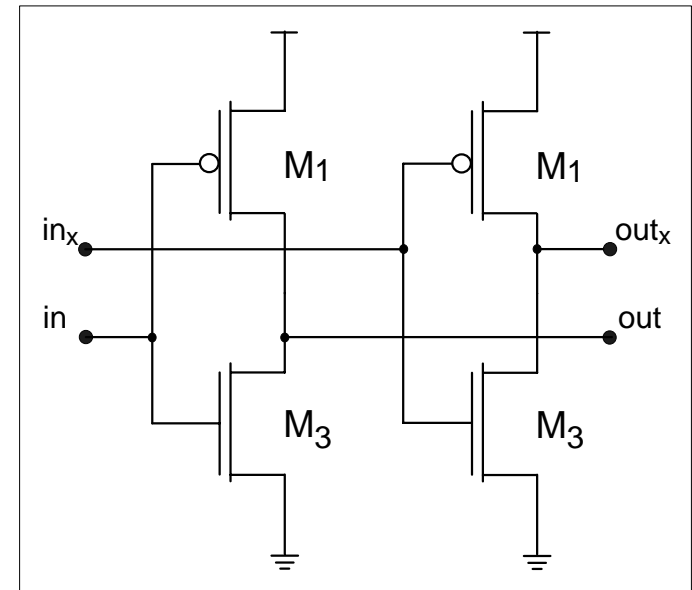
- Einfach balancierter Mischer
 - Differentiell eingespeistes LO-Signal
 - Einpolig eingespeistes BB
 - An Spulenlast I/U-Umsetzung
 - Ausgangsseitig einpolig abgegriffen



Direkt-Umsetzungs Transmitter

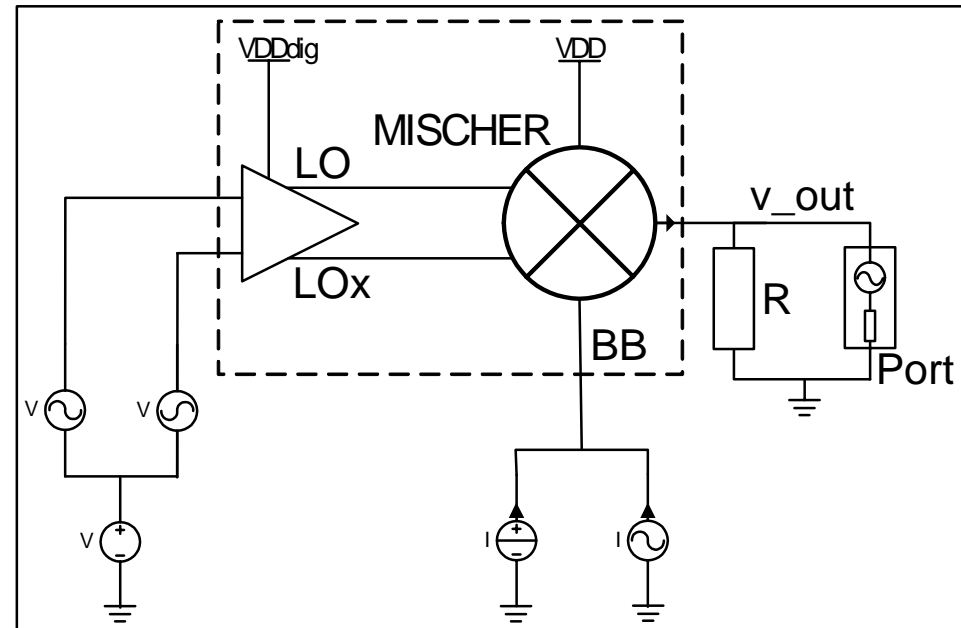
■ Inverterschaltung

- VCO (Sinussignal)
- Inverter mit Differenziellen Eingängen
- Sinussignal wird verstärkt → Rechteck
- Schnelles Umschalten durch mehrere Inverter
- Das Phasenrauschen ist von der ersten Stufe weitestgehend bestimmt

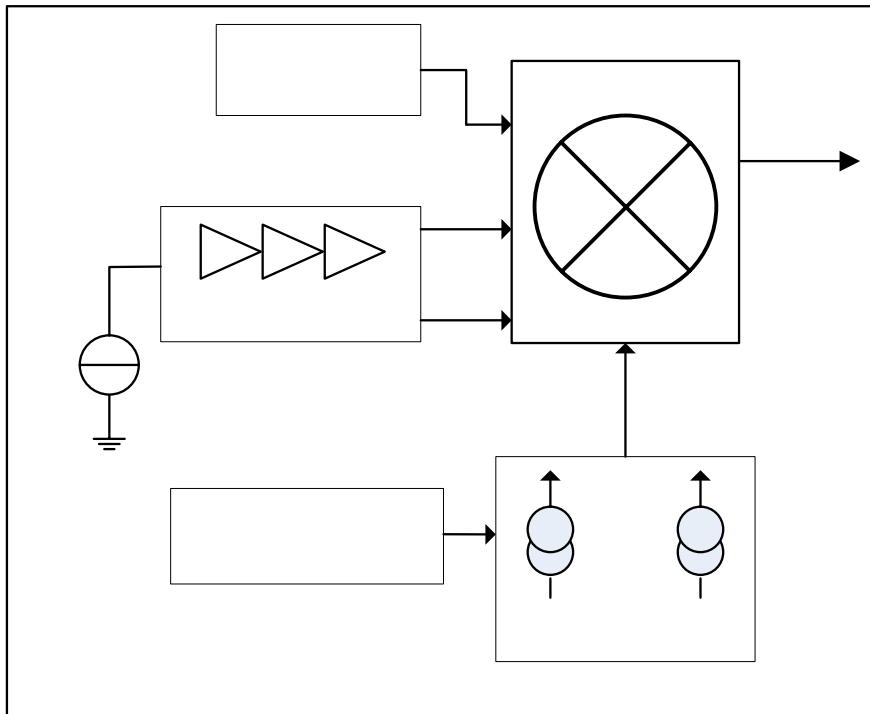


Testumgebung

- Getrennte Spannungsversorgung
- Ideale Strom/Spannungsquellen als Eingangssignale
- Auslesen der Signale am Ausgangsport (50 Ohm angepasst)



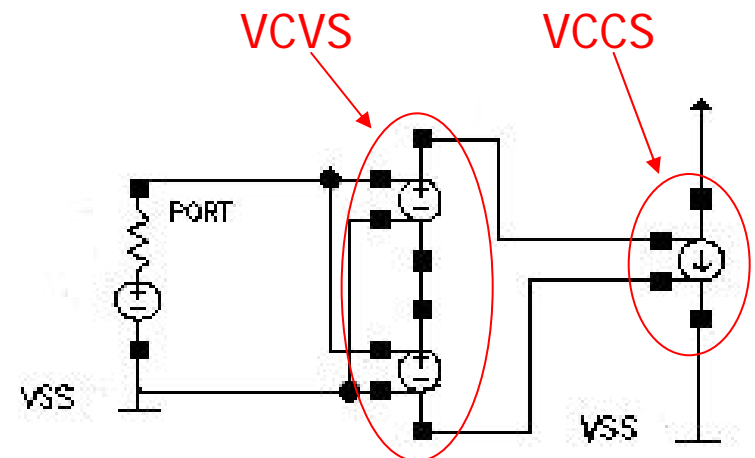
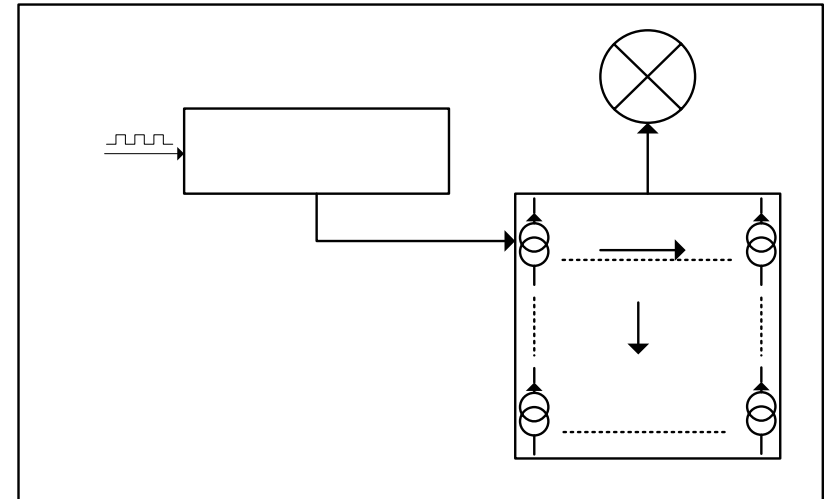
Übersicht aller Blöcke



- 32-Mischerzellen mit je einer Inverterreihe
- BIAS-Schaltung für die AP-Einstellung des Mixers
- BB wird in der digital angesteuerten Stromquellenmatrix erzeugt

Stromquellenmatrix

- DAC und U/I-Umsetzer wird durch eine Stromquellenmatrix ersetzt
- Diskrete gleich große Stromstärken in einer 32x32-Matrix ($I_{\max} = 25\text{mA}$)
- durch digitale Ansteuerung 1024 Stromstärken zeitkontinuierlich realisierbar
- Ersatzschaltung zur Simulation des Basisbandsignals





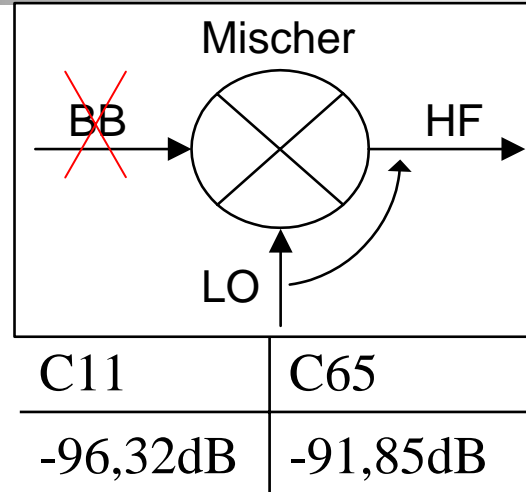
Schaltungscharakterisierung

- Einwirkung des LO-Signals auf den Ausgang und auf das HB (1800MHz)
- Phasenrauschen
- 1dB-Kompressionspunkt
- Eingangsbezogener Intermodulationsschnittpunkt 3.Ordnung (IIP3)
- Stromverbrauch/Flächenabschätzung

Schaltungs-Simulationen

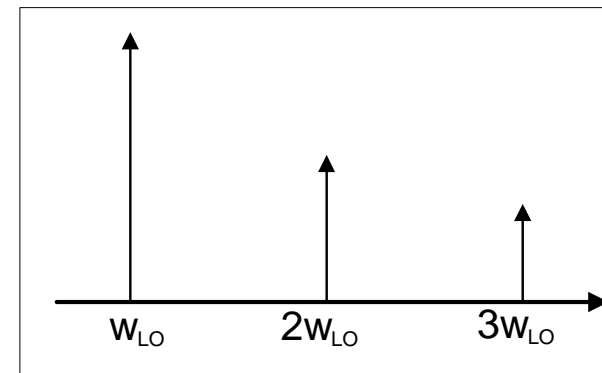
LO-Einwirkung auf den Ausgang

- Geringfügig bessere Unterdrückung für C11-Technologie



Einwirkung des LB Pfades auf das HB

- Höhere Frequenzen werden stärker unterdrückt
- Bessere Filtercharakteristik/Linearität

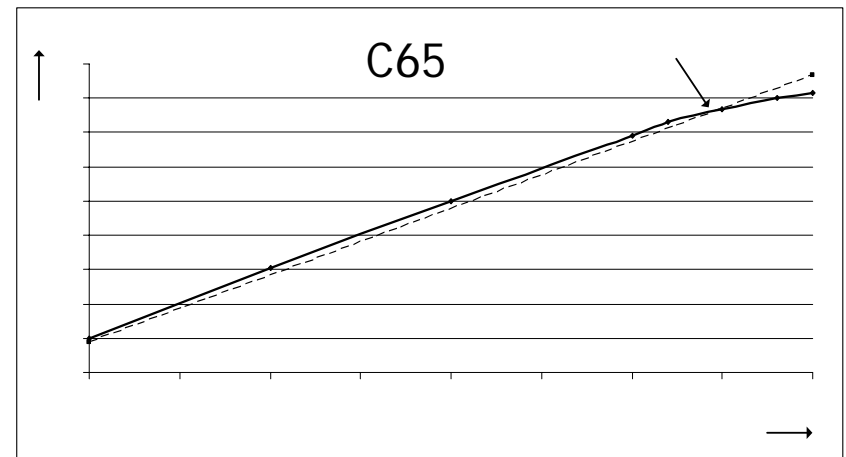
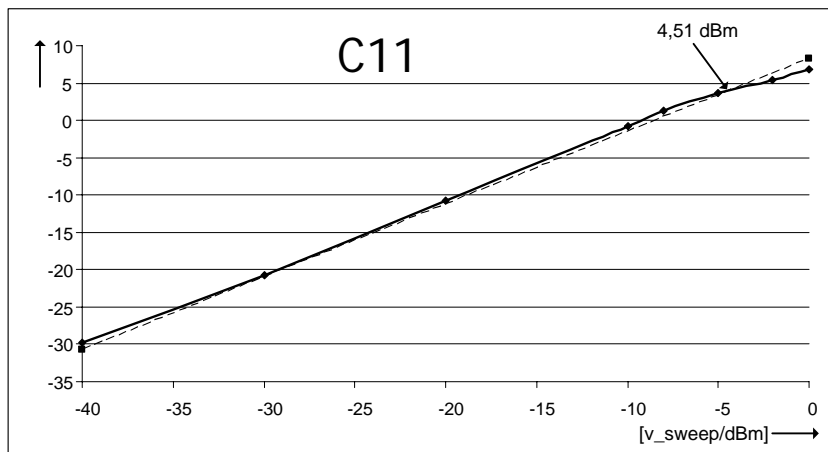
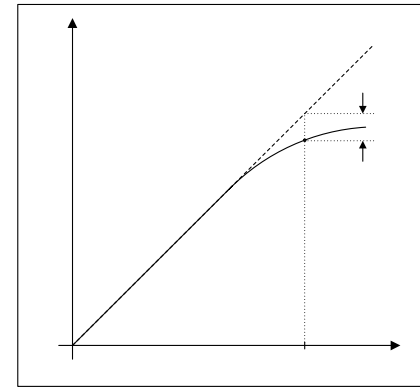


C11	C65
-22,19dB	-31,04dB

Schaltungs-Simulationen

■ 1dB-Kompression

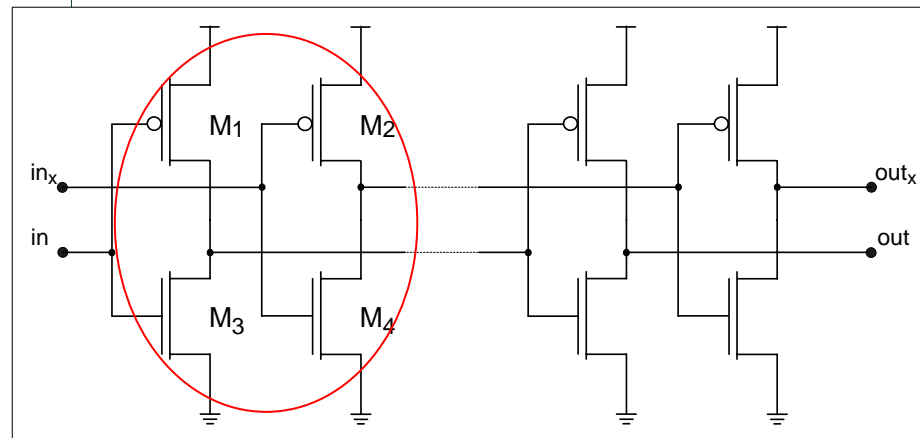
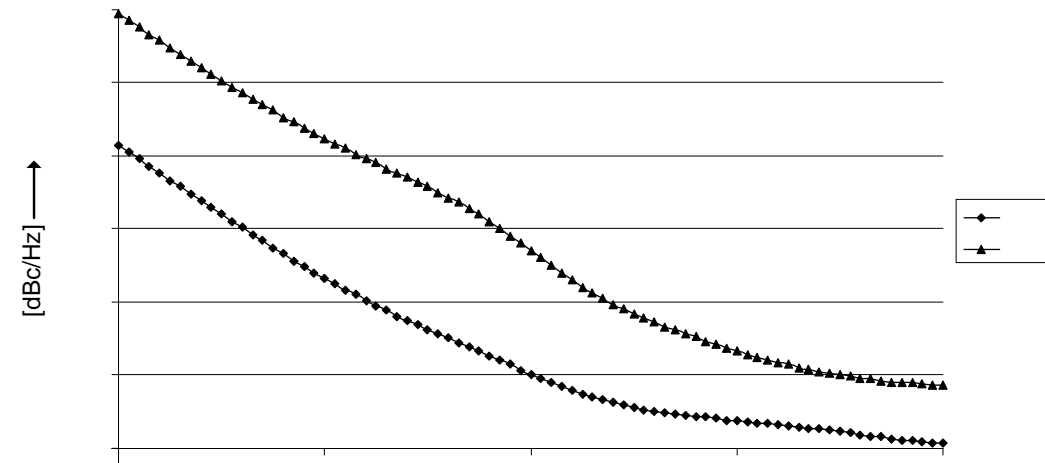
- Schaltung in C11-Technologie geringfügig besser
- Erhöhter dynamischer Bereich
 - Spannungsversorgung: C11=2.8V/C65=2.5V



Schaltungs-Simulationen

Phasenrauschen

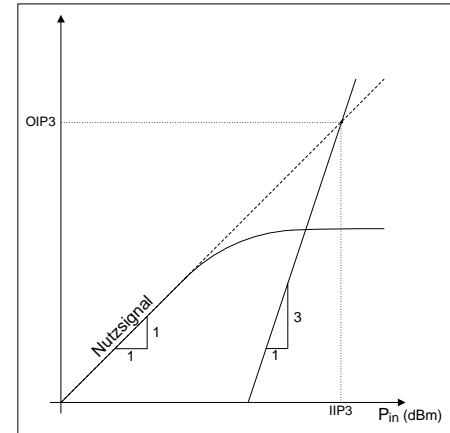
- Verbesserung des Phasenrauschens im Mischer um min. 4,5dBc im Gesamten Spektrum
- Erhöhung der Transistorenfläche im LO-Pfad



Schaltungs-Simulationen

- Auf den Eingang bezogener Intermodulations-schnittpunkt 3.Ordnung (IIP3)

- 2-Ton-Test: $Nutzsignal = f_{LO} + f_{B1}$
 $IIP3 = f_{LO} + (2f_{B1} - f_{B2})$



- Größeres IIP_3 für die neue Schaltung
 - Höhere Linearität und besseres Übertragungsverhalten nach der Optimierung

	C11	C65
IIP3	3,99dBm	7,91dBm

Vergleich im Bezug auf Fläche und Stromverbrauch

Stromverbrauch

- Grundbetrieb
- Basisbandstrom (Stromquellenmatrix)
- Geringfügige Verbesserung für C65
 - Reduktion des Gleichstroms im Mischer

Fläche

- Insgesamt kann die Fläche nicht minimiert werden

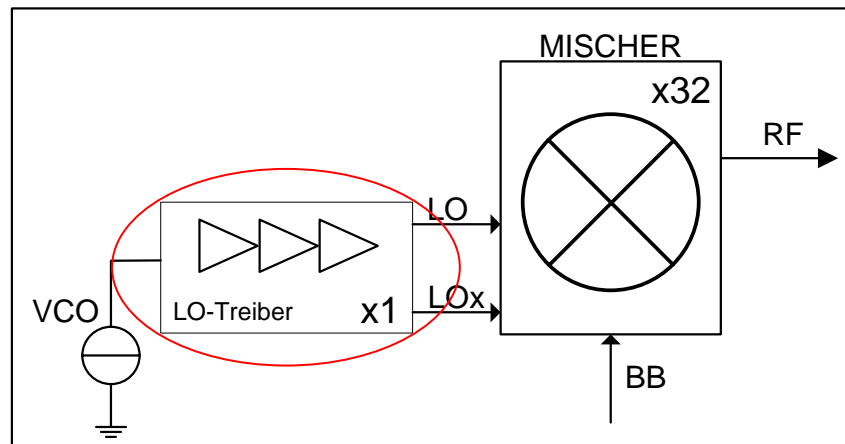
	C11	C65
Grundbetrieb	13,8mA	12,7mA
Mit max. BB	38,8mA	37,7mA
Fläche	↔	↔

Ein LO-Treiberblock

Ersetzen der 32 Inverterblöcke durch einen gemeinsamen Block

■ Motivation

- Flächenreduktion
- Stromverbrauchoptimierung



Ein LO-Treiberblock

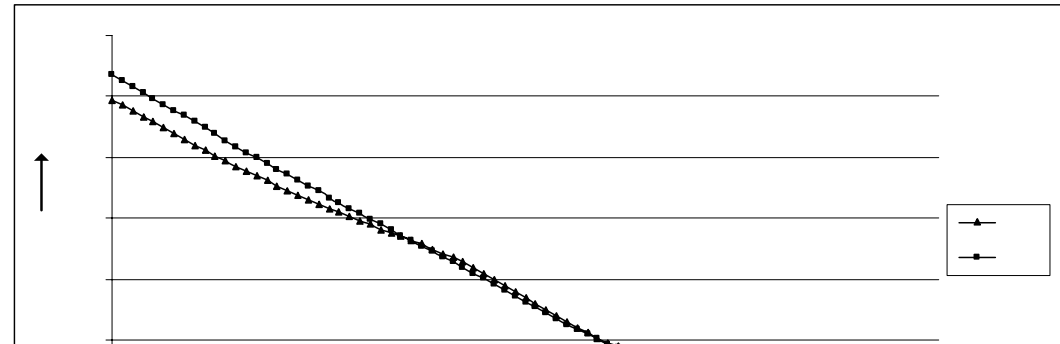
- Vergleichbares Phasenrauschen wie bei der C11-Technologie
- Größer gegenüber der ersten C65-Schaltung
 - LO Block höheres Rauschen → größerer Widerstand der 1.Stufe

■ Minimieren des Stromverbrauchs
(13,8mA → 8,19mA)

■ Verkleinerung der Gesamtfläche
(Summe der Transistorflächen halbiert)

■ Anstiegszeit wird länger
35psec → 50psec

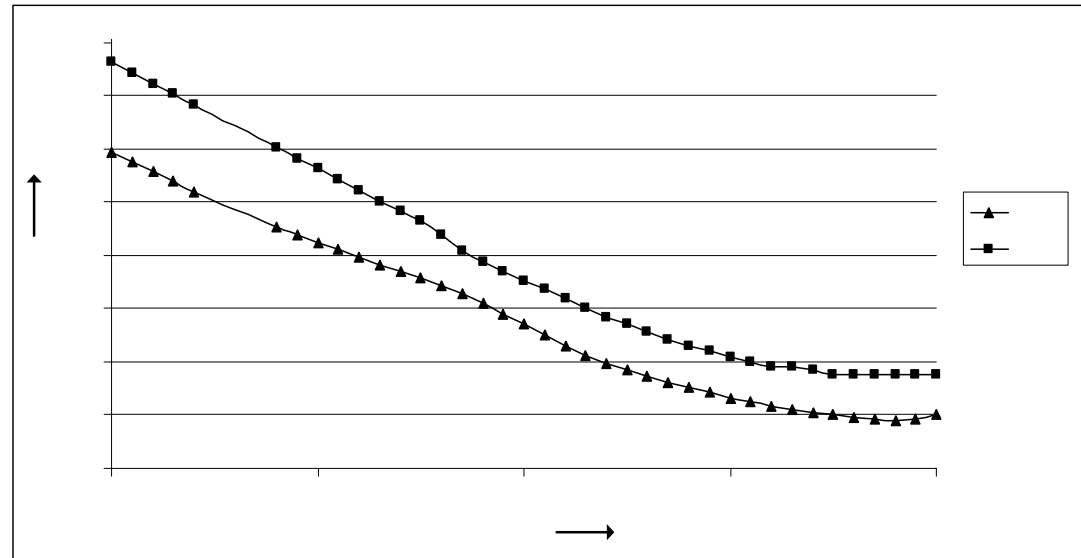
➤ geringere Linearität ist zu erwarten



	C11	C65(32Inv.)	C65(1Inv.)
1dB-K.	4,51dBm	3,3dBm	3,6dBm
IIP3	3,99dBm	7,91dBm	3,84dBm

Differenzstufe als Treiber

- Erhöhtes Phasenrauschen gegenüber der alten C11-Technologie
- Spannungsbereich von 1.2V ist zu gering
 - Transistoren der ersten Stufe weisen zu hohes Rauschen auf
 - Linearitätsabnahme, IIP3 verschlechtert sich



	C11	C65
IIP3	3,99dBm	-1,03dBm

Gegenüberstellung der Ergebnisse

- Performancekriterien

	Phasen- rauschen	1dB- Komp.	IIP3
C11		4,51dBm	3,99dBm
C65 (32Inv.)	↓	3,3dBm	7,91dBm
C65 (1Inv.)	↔	3,6dBm	3,84dBm
Diff-Stufe	↑	-5,01dBm	-1,03dBm

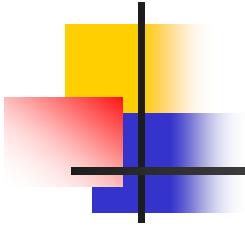
- Strom/Flächenverbrauch

	Fläche	Stromver- brauch
C11	↔	38,8mA
C65 (32 Inv.)	↔	37,7mA
C65 (1 Inv.)	↓	33,19mA
Diff-Stufe	↓	40mA



Zusammenfassung & Ausblick

- Erfolgreiche Umsetzung der Schaltung in die C65-Umgebung
- Verbesserung des Phasenrauschens und Erhöhung des IIP3
- Alternative Schaltung mit verkleinertem Strom- und Flächenverbrauch entwickelt
- Untersuchung der Schaltungen auf den genauen Flächenbedarf und mögliche Parasiten im Physikalischen Layout erforderlich



Vielen Dank für Ihre Aufmerksamkeit

Mischer-Schaltbild

